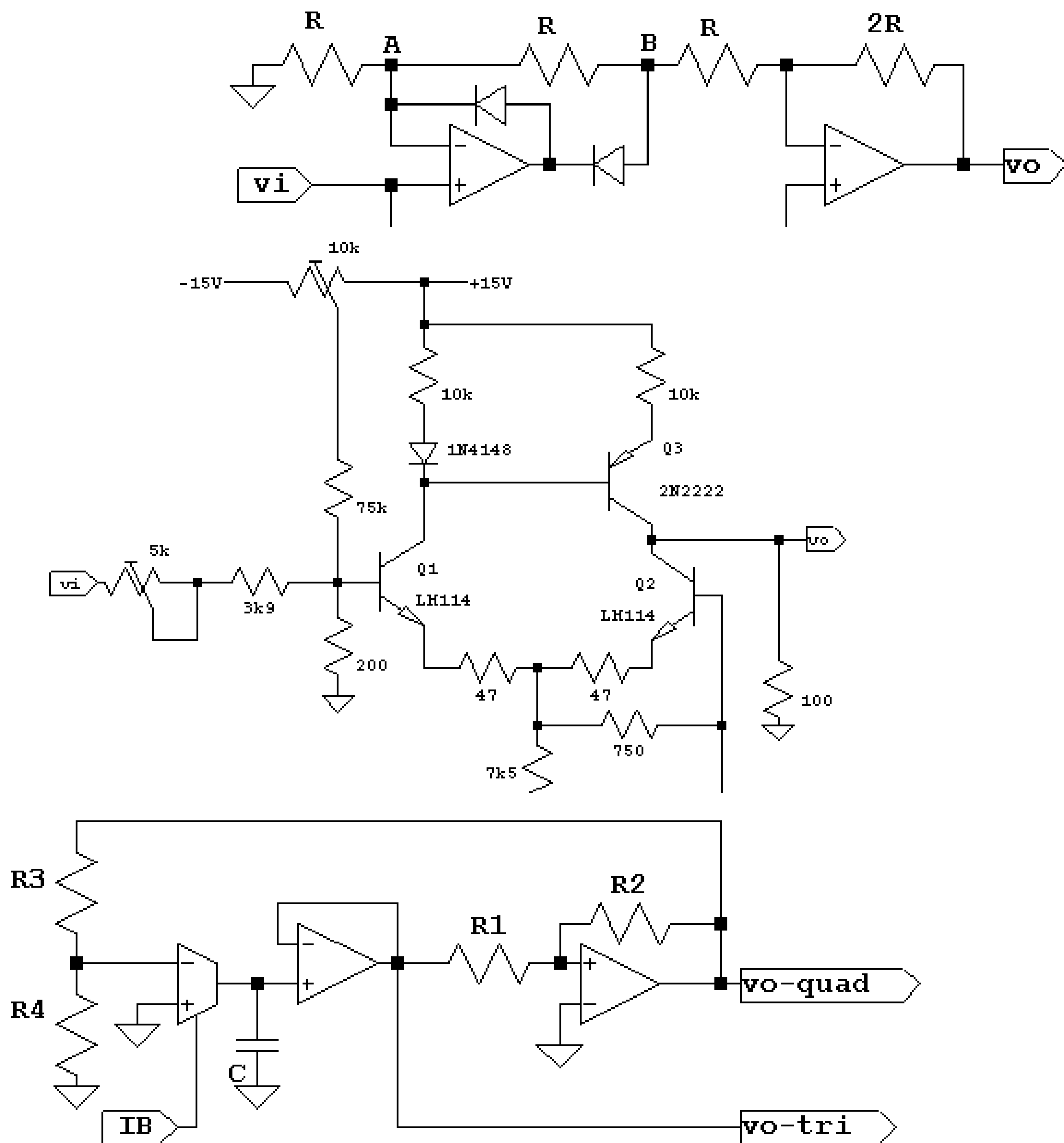
Instrumentação e Técnicas de Medidas

Retificadores, Osciladores, Multiplicadores



Controle de Versões	
2013	Versão 1 – Instrumentação e Técnicas de Medidas (ITM) Com base nas notas de aula de COB783, Hardware and Housekeeping Techniques, Circuit Board Layout Techniques e Noise Reduction Techniques in Electronic Systems.

Última alteração: 11/10/2013

Índice

13 Comparadores....5
13.1 Símbolo....5
13.2 Características....5
13.3 Configurações Típicas....7
13.3.1 Detetor por cruzamento de zero....7
13.3.2 Limitação de Vo....9
13.3.3 Detetor de nível com limitação de tensão de saída....10
13.3.4 Comparador de janela....11
13.3.5 Comparador de Declividade....12
13.3.6 Comparador com Histerese....14
13.3.7 Comparador com histerese e limitador....16
13.4 Problemas resolvidos....19
13.5 Exercícios....28
14 Retificadores de precisão....31
14.1 Retificador de ½ onda....31
14.2 Retificador de Onda Completa....32
15 Detetor de pico....35
15.1 Exercícios....36
16 Integradores e Derivadores....37
16.1 Integrador....37
16.1.1 Exemplo....38
16.1.2 Integrador prático....38
16.1.3 Exemplo....41
16.2 Derivador....42
16.2.1 Derivador prático....44
16.3 Exercícios....45
17 Conversor Logarítmico e Anti-Logarítmico....46
17.1 Introdução....46
17.2 Modelo de Ebers Moll do Transístor NPN....46
17.3 Conversor Logarítmico....48
17.3.1 Efeitos da Temperatura....49
17.3.1.1 Primeira alternativa....50
17.4 Conversor Antilogarítmico....52

18 Outras Operações com Circuitos Analógicos....53
18.1 Multiplicador....53
18.1.1 Multiplicador ideal....53
18.1.2 Multiplicador real....53
18.2 Técnicas de Multiplicação....55
18.2.1 Multiplicador por transcondutância variável....55
18.2.2 Multiplicador com conversor Log-Anti Log....56
18.2.3 Multiplicador de quase 4 quadrantes....58
18.3 Circuitos de aplicação direta dos multiplicadores de tensão....59
18.3.1 Circuito divisor....59
18.3.2 Circuito extrator de raiz quadrada....60
18.3.3 Circuito conversor RMS-DC....60
18.4 Exercícios....61
19 Geradores de Função....64
19.1 Introdução....64
19.2 Osciladores harmônicos (lineares)....64
19.2.1 Giro completo de fase....65
19.2.2 Avanço – atraso....65
19.2.3 Estabilidade de amplitude....65
19.3 Osciladores não harmônicos (não lineares)....65
19.3.1 Gerador de onda retangular....66
19.3.1.1 Alterações no circuito....68
19.3.2 Gerador de onda triangular com AO....69
19.3.2.1 Alterações no circuito....72
19.3.2.2 Gerador de onda triangular com OTA....73
19.3.3 Gerador de rampa ou dente de serra....75
19.3.4 Onda senoidal por conformação de triangular....76
19.3.4.1 Característica Logarítmica do Par Diferencial....76
19.3.4.2 Conformador com diodos....78
19.3.4.3 Série de Taylor modificada....83
19.3.5 Circuito com PLL (phase locked loop)....84
19.3.6 DDS....88
19.4 Exercícios....88

13 Comparadores

Comparadores são usados para discriminar se um determinado sinal analógico é maior ou menor que um sinal de referência. A saída do comparador é, portanto, digital. Eles podem ser construídos com AOs ou com integrados específicos conhecidos como comparadores de tensão.

Os comparadores são construídos especialmente para realizar esta função gerando em sua saída um sinal com características digitais. Eles não possuem compensação de frequência, não apresentam boas características de *offset*, *drift*, ruído, enfim, eles não são feitos para funcionar como amplificador.

13.1 Símbolo

O símbolo mais comumente utilizado para representar um comparador é apresentado na Figura 13.1.

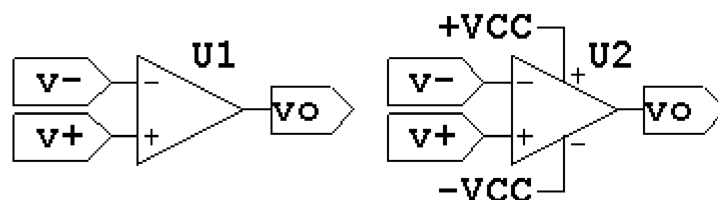


Figura 13.1: Símbolo do comparador.

13.2 Características

Apesar de possuir o mesmo símbolo do amplificador operacional, e ser tratado da mesma forma, para cálculo, os comparadores possuem uma série de características práticas que visam a melhora no desempenho do AO como comparador. Em contrapartida, muitos dos circuitos internos presentes nos AOs são retirados para baratear o custo de produção. A princípio, este procedimento não afetaria o desempenho do comparador, mas o impede de funcionar como um bom amplificador operacional.

Normalmente os comparadores possuem ganho menor que o do amplificador operacional e a sua linearidade não é garantida. Os comparadores não possuem compensação em frequência, podendo se tornar instáveis se usados como amplificador. A corrente de polarização I_B é menos preocupante que no amplificador operacional, ou seja, pode assumir valores bem maiores. Os projetistas, entretanto, implementam melhoras nas características de *slew-rate, settling time* e *delay*.

Uma interessante discussão sobre a possibilidade de usar Aos como comparadores é apresentada em *Using Op Amps as Comparators* da Analog Devices.

Sua saída muitas vezes se apresenta em coletor aberto (*open collector*) dreno aberto (*open drain*), o que permite que seja calculado um resistor de *pull-up* de acordo com as características do circuito que se deseja montar (velocidade, consumo, capacidade de fornecer corrente, tensão de saída...). Algumas vezes, como no caso do LM311 um transistor de saída com emissor e coletor não conectados permite que a tensão de saída seja livremente escolhida em faixa muito grande de valores, inclusive tensões maiores do que a máxima permitida para alimentar o integrado. Isto permite compatibilizar a saída do comparador com circuitos digitais TTL, por exemplo, facilitando a interface entre circuitos analógicos e digitais. Circuitos com saída compatíveis com CMOS e ECL (saída diferencial) também são comuns.

Nos circuitos comparadores, normalmente não se utiliza realimentação negativa. Esta característica torna a máxima tensão diferencial de entrada (V_d) um parâmetro importante no projeto. Para evitar problemas por excesso de tensão diferencial, o circuito de proteção apresentado na Figura 13.2 pode ser adotado. Em alguns comparadores, entretanto, a entrada pode chegar até a tensão de alimentação.

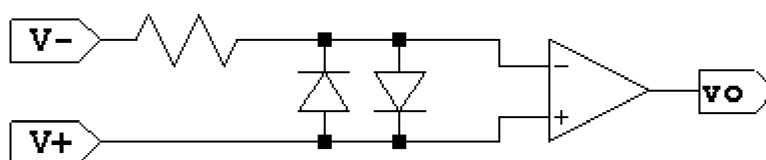


Figura 13.2: Circuito de proteção contra excessiva tensão diferencial.

Quando um comparador está funcionando em malha aberta ou com realimentação positiva, a sua saída sempre estará em ±Vcc. A única forma de evitar que a tensão de saída em um circuito comparador não seja ±Vcc é estabelecer uma malha de realimentação negativa que leve o comparador para a região linear. Algumas vezes isto é conseguido em circuitos mistos onde a realimentação negativa só é obtida a partir de um determinado valor de tensão na saída do comparador.

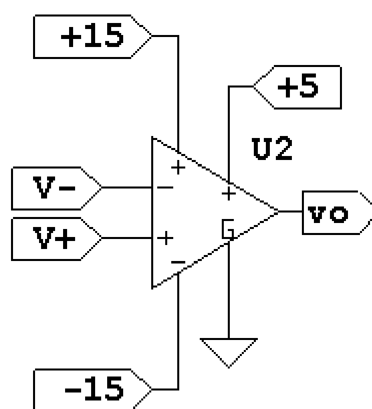


Figura 13.3: Alimentações do LM311.

A Tabela 13.1 mostra uma comparação entre as características de amplificadores operacionais e de circuitos comparadores de tesão. Repare nas diferenças elevadas entre os valores encontrados para cada um dos componentes.

Tabela 13.1: Comparação entre características de um LM741 e alguns comparadores

	LM741	**LM339**	**LM311**	**LM319**	**LM361**
Av (V/mV)	200	200	200	40	3
I_B (mA)	80	25	100	250	10000
V_{OS} (mV)	2	2	2	2	1
SR (V/µs)	0,5	60	150	80	-
ST (ns)	-	1300	200	80	14
I_S (mA)	-	2	7,5	12,5	25

Is é corrente de alimentação.

13.3 Configurações Típicas

13.3.1 Detetor por cruzamento de zero

A configuração mais simples de um comparador consiste em utilizar uma tensão de comparação em uma de suas entradas e a tensão a ser comparada na outra, conforme pode ser visto na Figura 13.4.

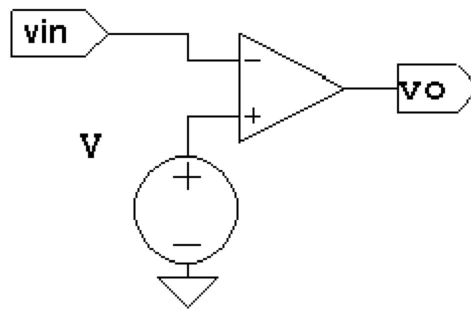


Figura 13.4: Comparador simples.

O circuito da Figura 13.4 consiste de um comparador em malha aberta. portanto funcionando em função do elevado ganho do integrado. Desta forma, uma pequena diferença de tensão entre as entradas já é suficiente para saturar o comparador com a tensão positiva ou negativa de alimentação. Este tipo de comparador pode ser utilizado para detectar a passagem de um sinal por qualquer valor de tensão basta alterar a fonte usada para a comparação. Nestes casos o gráfico de saída, apresentado na Figura 13.5, desloca-se para a direita ou esquerda de acordo com a tensão aplicada. Note que para representar o funcionamento do circuito é utilizado um gráfico onde é desenha a saída em função da entrada.

O gráfico da Figura 13.5, representa uma simulação com uma entrada senoidal de frequência igual a 10Hz no circuito comparador de tensão do tipo detetor de passagem por zero. Observe que, como o *slew-rate* do comparador não é infinito, a curva real apresenta atrasos para que a saída do comparador troque. Se a derivada da tensão de entrada diminuir o comportamento do comparador se aproxima do ideal. Isto pode ser um problema quando se trabalha com frequências elevadas. Neste caso devemos escolher um comparador rápido.

Se este circuito estiver sendo implementado com um AO também devemos tomar cuidado com os seguintes problemas: V_{OS}, I_B e Ad finito. Por exemplo, se Ad=80dB (10.000) então para obtermos Vo=+15V precisamos de uma tensão diferencial na entrada do AO de no mínimo 1,5mV.

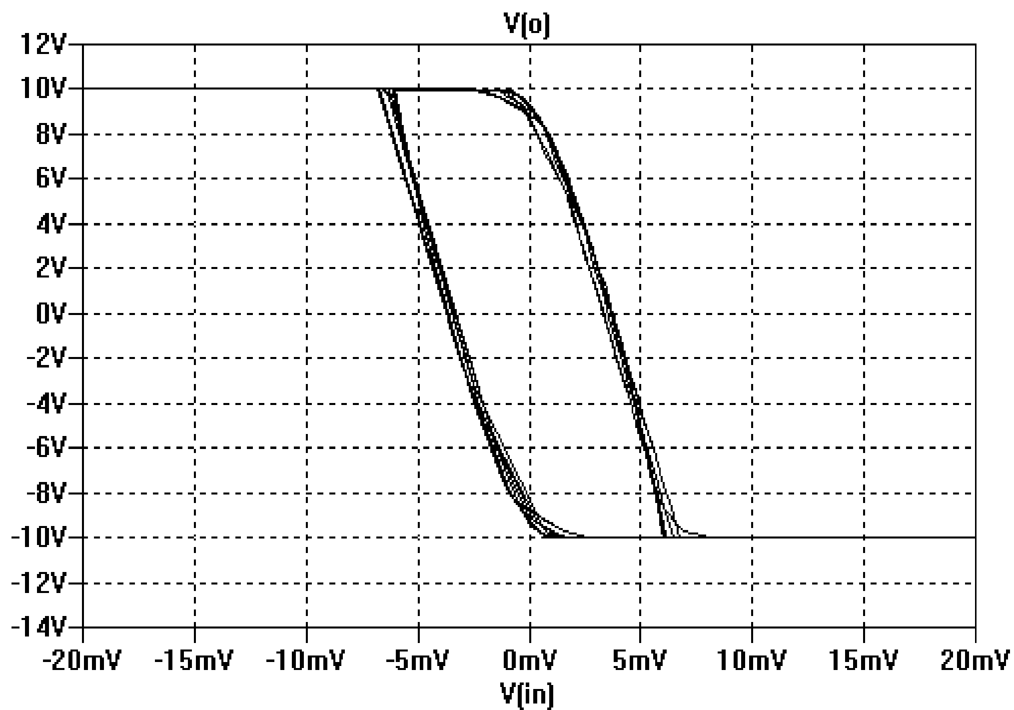


Figura 13.5: Simulação com zero volts.

13.3.2 Limitação de Vo

Algumas vezes deseja-se que a tensão na saída do comparador não seja a tensão de alimentação. Nestes casos, um pouco mais complexos que o anterior, o comparador passa a ter realimentação negativa em algumas situações. Como se este fator complicador da análise não fosse suficiente, a realimentação normalmente não é implementada com componentes lineares tendo sua parcela modificada como uma chave (existe ou não existe realimentação) ou progressivamente de forma a manter constante certos parâmetros (como se fosse um regulador de tensão). Este é o caso típico do circuito mostrado na Figura 13.6.

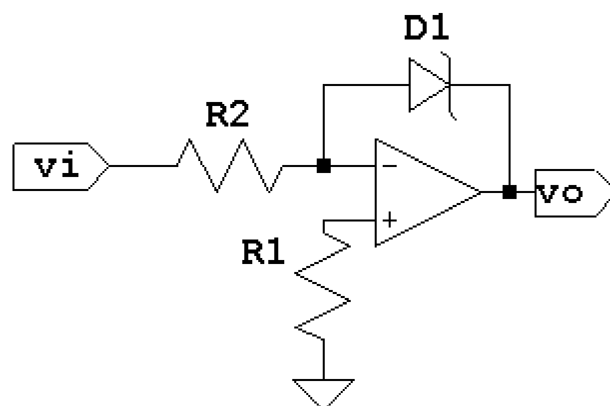


Figura 13.6: Comparador com limitador de amplitude.

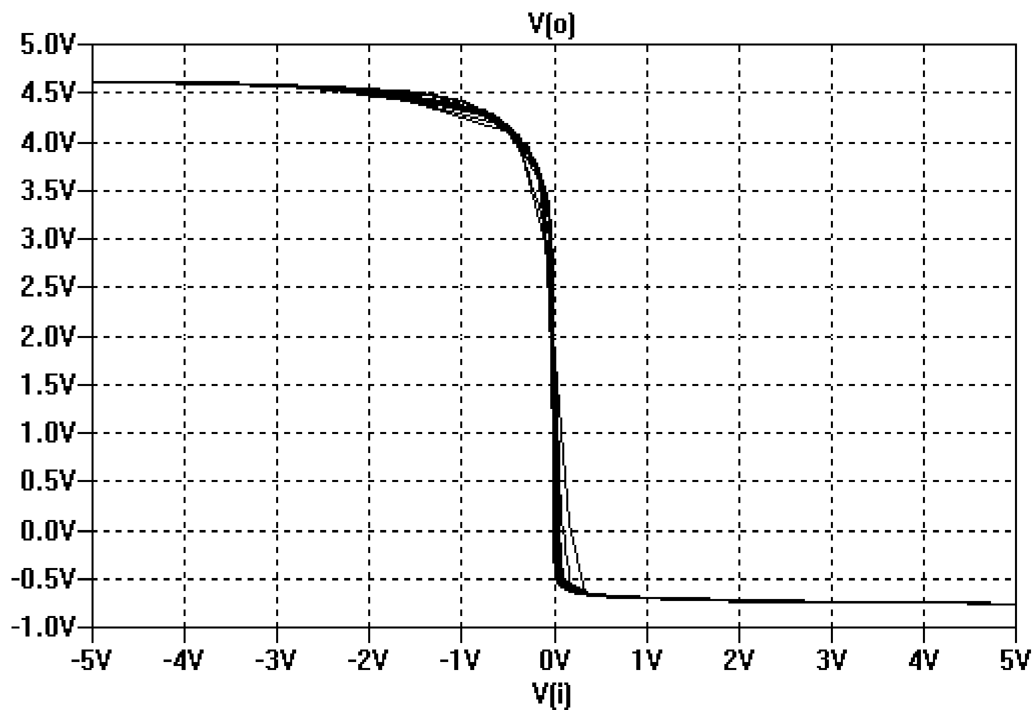


Figura 13.7: Simulação: Vz=4,7V, R2=1k.

Como podemos ver, este circuito é um detector de passagem por zero (a fonte ligada na entrada não inversora é zero) com uma realimentação negativa formada por um diodo zener. Ora, sempre que o zener estiver conduzindo mudará sua resistência interna para que a tensão sobre ele fique constante (polarizado direta ou reversamente). Isto faz com que a tensão na entrada negativa fique igual a tensão na entrada positiva (realimentação negativa). Como a tensão na entrada positiva é zero, então a tensão de saída corresponde a tensão sobre o zener.

13.3.3 Detetor de nível com limitação de tensão de saída.

O detector de nível com limitação de tensão não pode ser implementado modificando-se a fonte do comparador por zero, pois se isto fosse feito perderíamos a referência de tensão sobre a entrada positiva. Isto modificaria a tensão de saída. Uma alternativa para este circuito passa a ser a implantação de um somador com resistores na entrada negativa. Desta forma conseguimos mudar o valor da tensão de comparação sem alterar a tensão da saída. Esta topologia esta mostrada na Figura 13.8.

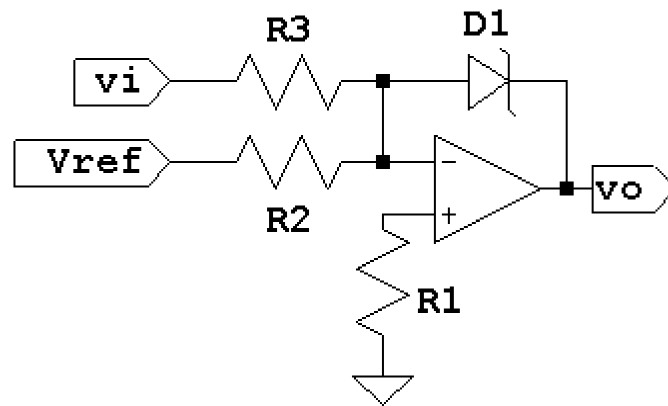


Figura 13.8: Comparador de nível com limitador de saída.

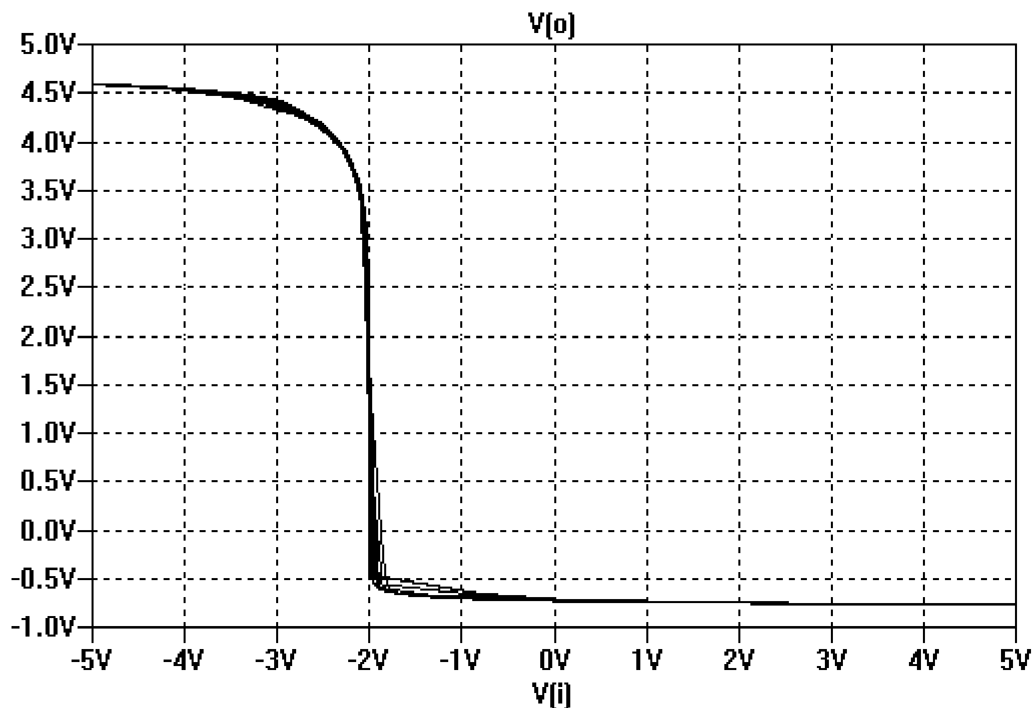


Figura 13.9: Simulação: Vz=4,7V, R2=R3=1k, Vref=2V.

Este detector funciona basicamente como o anterior porém, agora, a tensão de comparação se deve não apenas a uma tensão mas a um somatório de tensões. O resultado deste somatório é que irá mudar a saída do comparador.

13.3.4 Comparador de janela

Um exemplo bastante interessante do uso de comparadores com saída em coletor aberto é mostrado na Figura 13.10. Aqui pode ser visto um comparador em janela ou seja um comparador que cria uma janela de tensão onde a saída do comparador assume um determinado valor. Agora, a comparação não é feita com apenas um nível lógico mas com dois. Se a entrada estiver entre estes dois níveis lógicos, então a saída será a tensão de alimentação positiva. Note que a saída de ambos

os comparadores são ligadas a um só ponto, isto se deve justamente ao fato da saída de cada comparador estar a coletor aberto.

Com este tipo de saída, o comparador só pode fornecer a tensão de alimentação negativa pois não possui o circuito que o liga com alimentação positiva. Isto deve ser feito externamente. Então se um comparador deve fornecer um valor positivo de tensão de saída, isto só ocorre através do resistor externo (o transistor de saída do comparador está cortado). O outro comparador pode estar com sua saída em nível baixo que não haverá problemas de curto circuito por causa do resistor externo que limita a corrente pelo comparador. Como podemos ver esta configuração com as saídas dos comparadores ligadas juntas funciona como uma porta lógica OR e por tanto esta configuração é conhecida como "WIRED OR".

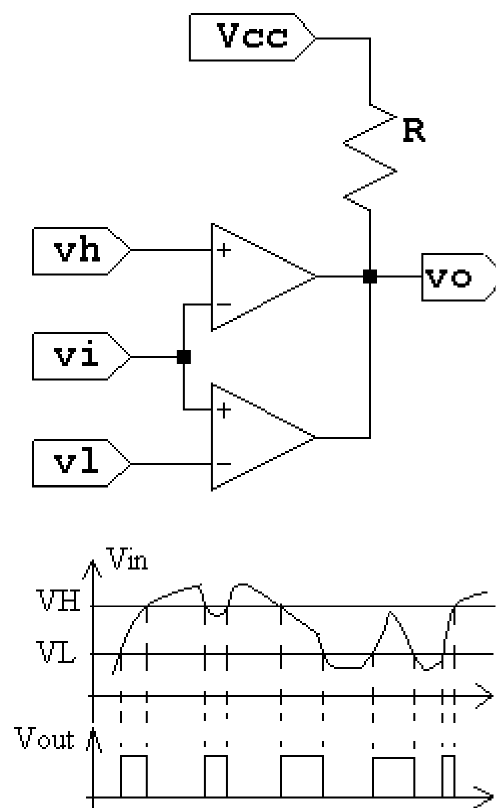


Figura 13.10: Comparador em janela e um gráfico demonstrando seu funcionamento.

13.3.5 Comparador de Declividade

Aqui pode ser visto um circuito bem interessante com comparadores. Diferente dos demais circuitos vistos até agora, o comparador de declividade não compara níveis de tensão mas sim a derivada do sinal de entrada ou seja a sua declividade. O circuito é apresentado na Figura 13.11.

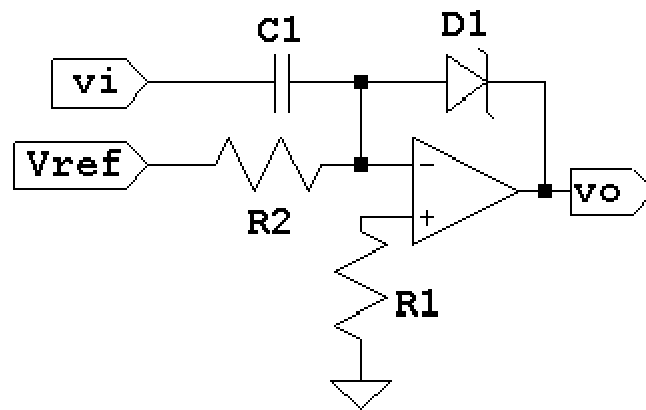


Figura 13.11: Comparador de declividade.

Sendo i_1 e i_2 definidas como:

$$i_1 = \frac{V_{REF}}{R},\ i_2 = C\frac{dv_i}{dt}$$

O circuito é um comparador quando não há corrente polarizando o zener

$i_1 = i_2$

$$\frac{V_{REF}}{R} = C\frac{dV_i}{dt}$$

$$\frac{dV_i}{dt} = \frac{V_{REF}}{RC}$$

Se a corrente $i_2 > i_1$ o diodo zener está polarizado diretamente, neste caso a tensão de saída é aproximadamente igual 0,7V. Se $i_2 < i_1$ então o zener está polarizado reversamente e a tensão de saída corresponde a tensão de zener.

Este circuito pode ser utilizado como o *trigger* em um osciloscópio.

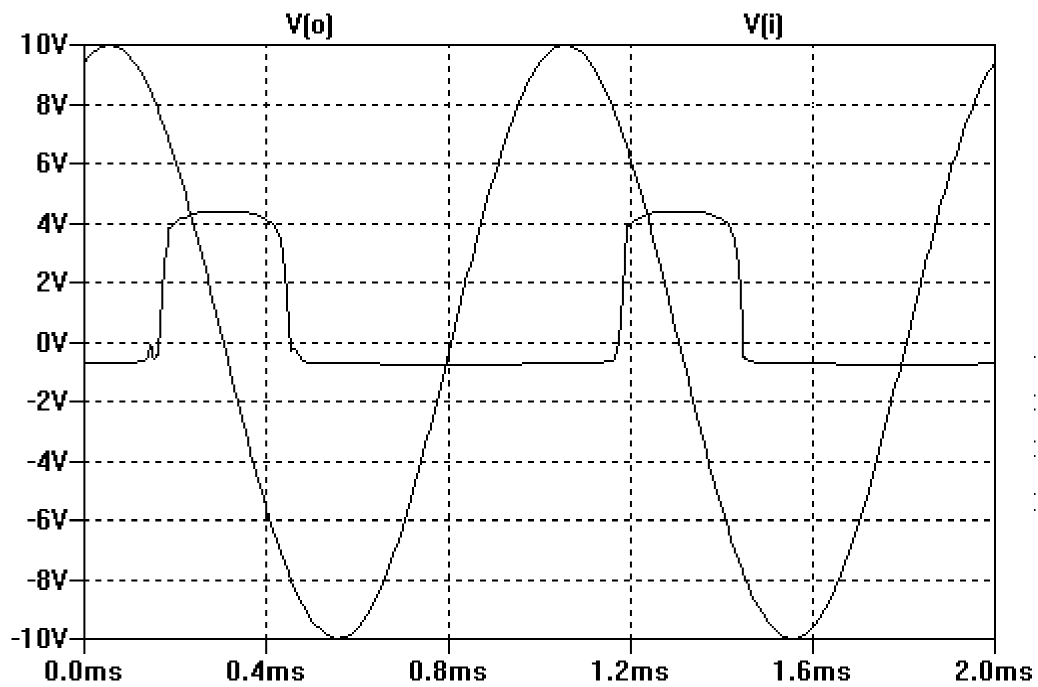


Figura 13.12: Simulação com Vz=4,7V, Vref=2V, C=47nF, R2=1k, Freq=1000.

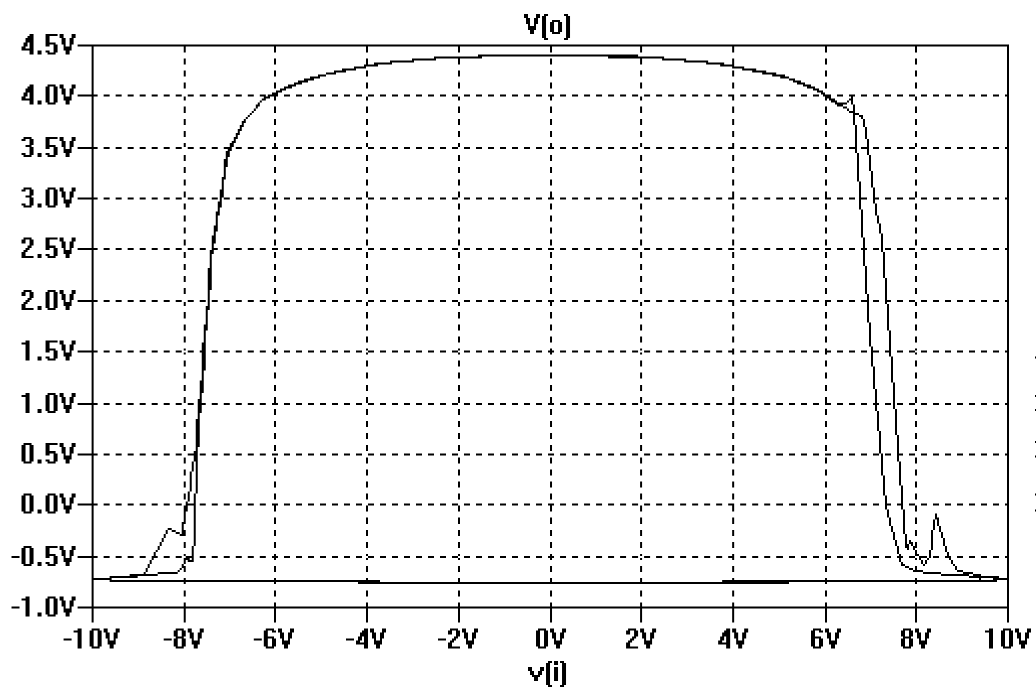


Figura 13.13: Resultado da simulação mostrado na Figura 13.12.

13.3.6 Comparador com Histerese

O detector de passagem por zero, ou comparador simples, mostrado no início deste capítulo, pode oscilar quando o sinal está próximo do nível de comparação. Isto ocorre porque o ruído adicionado ao sinal faz com que o comparador seja acionado várias vezes.

Para evitar este tipo de problema foram criados os circuitos comparadores com histerese. A histerese nada mais é do que a mudança automática do nível de comparação logo após uma comparação bem sucedida. Ela cria uma região ao redor do ponto de comparação, onde o ruído existente sobre o sinal não consegue afetar a saída do comparador. Na verdade são criados dois níveis de comparação modificados comutados entre si automaticamente para que o ruído não interfira na comparação. Quando o nível mais baixo do limiar de comparação está ativo o nível mais alto esta desligado. Se um sinal vencer este nível mais baixo de comparação, então o nível de comparação é modificado para o nível mais alto. Normalmente este comportamento de histerese é mostrado com um gráfico que relaciona tensão de saída com tensão de entrada do comparador, como o gráfico da Figura 13.14.

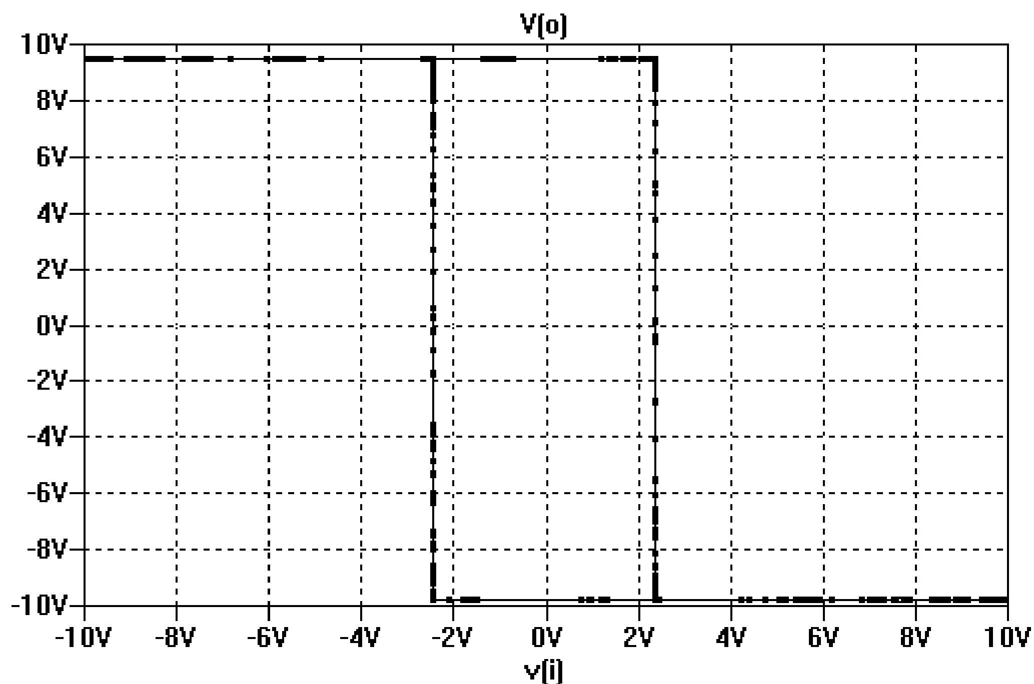


Figura 13.14: Simulação: R1=3·R2.

O detector de passagem por zero, agora imune a ruído, fornece informação de com uma pequena defasagem com relação ao sinal real, mas com muito menos problemas de ruído. A Figura 13.15 mostra o circuito de um comparador com histerese cujo comportamento pode ser visto na Figura 13.16.

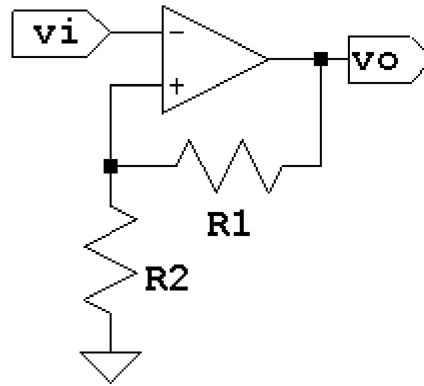


Figura 13.15: Comparador com histerese.

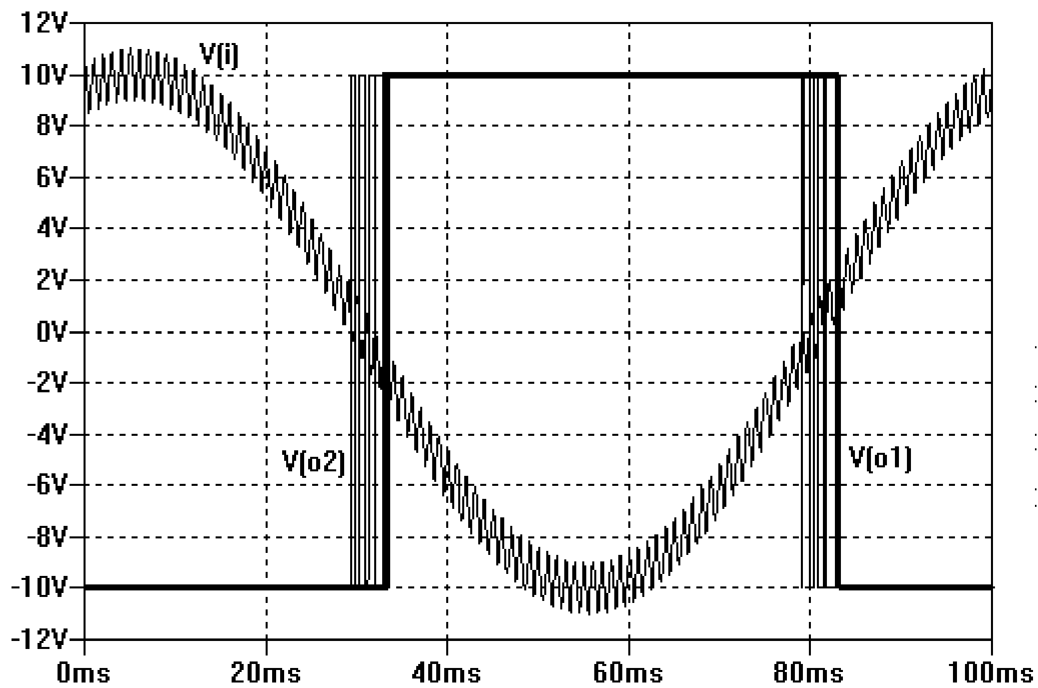


Figura 13.16: Simulação com ruído: v(o1) é a saída do comparador com histerese com R1=3·R2, e v(o2) é a saída do comparador simples.

Para que o nível de comparação seja alterado automaticamente ele é escolhido em função da tensão de saída. Para o circuito apresentado os níveis de comparação são

$$P_1 = Vcc \cdot \frac{R_2}{(R_1 + R_2)} \text{ , e } P_2 = -Vcc \cdot \frac{R_2}{(R_1 + R_2)}$$

13.3.7 Comparador com histerese e limitador

O comparador com histerese e limitação de tensão é uma mistura dos circuitos dos anteriores e pode ser visto na Figura 13.17. Seu comportamento é apresentado na Figura 13.18.

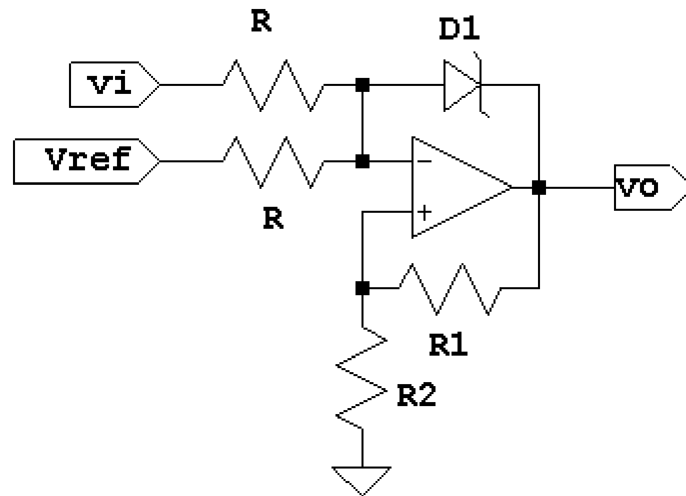


Figura 13.17: Comparador com histerese e limitador

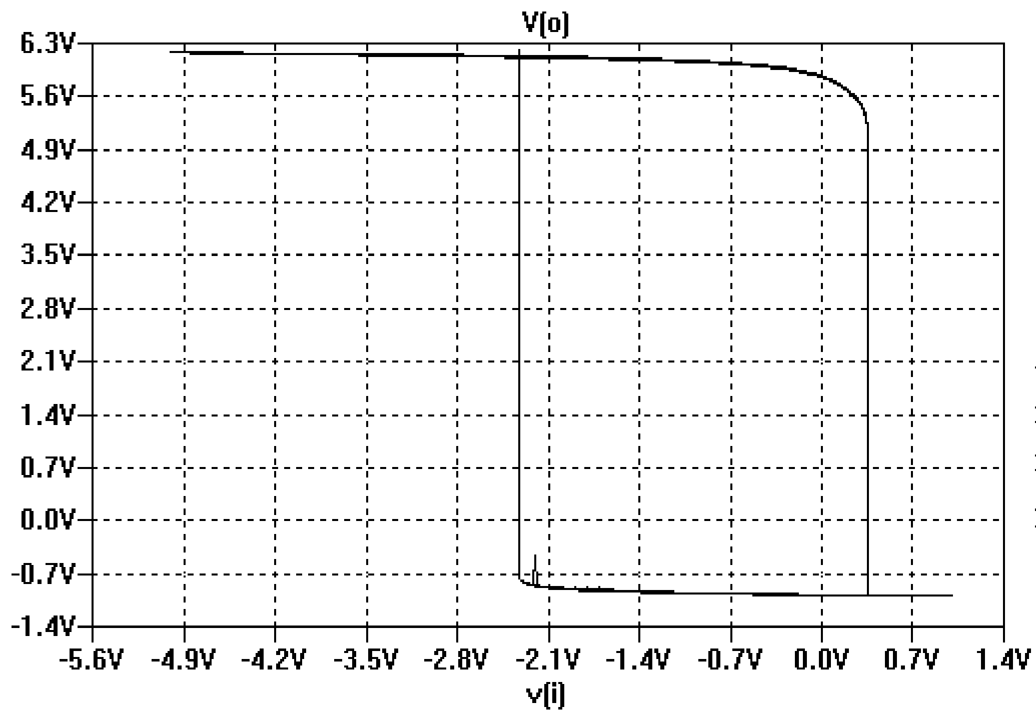


Figura 13.18: Simulação: Vz=4,7V, Vref=2V, R=1k, R1=3·R2

Se o zener estiver conduzindo a tensão do zener está sobre o resistor R_1 (existe realimentação negativa) e o valor da entrada positiva é igual ao valor da entrada negativa. Apesar de ser realimentação negativa, e do AO estar na região linear, a saída não se modifica porque a resistência de realimentação muda para manter a tensão de saída constante.

Quando o zener conduz no sentido direto:

$V_Z = 0{,}7$

$$i_1 = -\frac{V_Z}{R_1}$$

$$v_{O1} = (R_1 + R_2) \cdot i_1$$

$$v_{O1} = -\frac{R_1 + R_2}{R_1} \cdot 0{,}7$$

Quando o zener conduz no sentido inverso:

$$V_Z = V_Z$$

$$i_1 = -\frac{V_Z}{R_1}$$

$$v_{O2} = (R_1 + R_2) \cdot i_1$$

$$v_{O2} = -\frac{R_1 + R_2}{R_1} \cdot V_Z$$

Os patamares de comparação podem ser estimados calculando a tensão nas entradas negativa e positiva do AO.

$$v^- = V_{REF} + \frac{R}{2 \cdot R} \cdot \left(v_i - V_{REF}\right)$$

$$v^- = \frac{V_{REF}}{2} + \frac{v_i}{2}$$

e

$$v^+ = \frac{R_2}{R_1 + R_2} v_O$$

onde

$$v_{O1} = -\frac{R_1 + R_2}{R_1} \cdot 0{,}7$$

$$v_{O2}=\frac{R_1+R_2}{R_1}\cdot V_Z$$

Como podemos ver, a tensão de saída pode apresentar dois valores, um quando o zener esta polarizado diretamente e outro quando o zener esta polarizado reversamente e, portanto, há duas tensões de comparação diferentes. Para calcular cada uma destas tensões de comparação, igualamos a tensão na entrada negativa e positiva do comparador.

Quando o zener conduz no sentido direto

$$v^+=v^-$$

$$\frac{R_2}{R_1+R_2}\cdot-\frac{R_1+R_2}{R_1}\cdot 0{,}7=\frac{V_{REF}}{2}+\frac{v_i}{2}$$

$$-\frac{R_2}{R_1+R_2}\cdot 0{,}7\cdot 2=V_{REF}+v_i$$

$$v_i=-2\cdot 0{,}7\cdot\frac{R_2}{R_1}-V_{REF}$$, [tensão de comparação baixa]

Quando o zener conduz no sentido direto

$$v^+=v^-$$

$$\frac{R_2}{R_1+R_2}\cdot\frac{R_1+R_2}{R_1}\cdot V_Z=\frac{V_{REF}}{2}+\frac{v_i}{2}$$

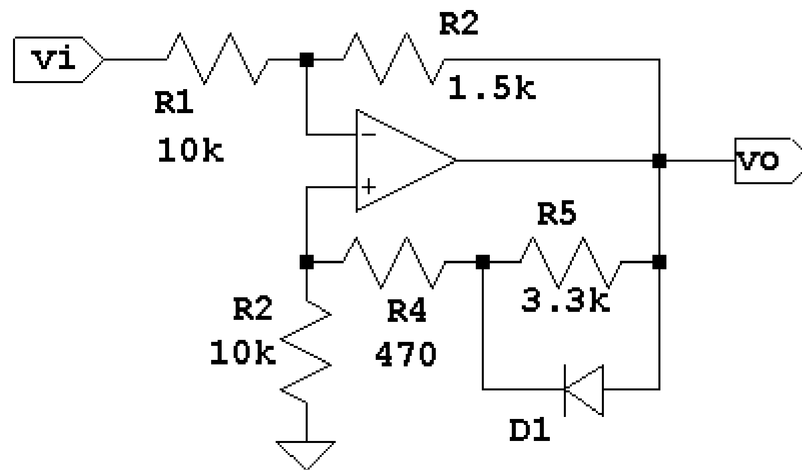
$$2\cdot\frac{R_2}{R_1}\cdot V_Z=V_{REF}+v_i$$

$$v_i=2\cdot\frac{R_2}{R_1}\cdot V_Z-V_{REF}$$, [tensão de comparação alta]

Note que V_{REF} desloca a curva de histerese para direita ou esquerda.

13.4 Problemas resolvidos

1) Desenhar a curva da tensão de saída contra tensão de entrada para o circuito abaixo. Calcular e indicar todos os pontos de quebra e de cruzamento dos eixos. Considere o AO ideal, *vi* entre ±15V, *vo* entre ±15V, V_D=0,6V.



Se *vi* é muito negativo então *vo* é positivo e diodo conduz. Neste caso temos dois tipos de realimentação ocorrendo ao mesmo tempo: realimentação negativa (RN) e realimentação positiva (RP).

Analisando os ganhos da malha de realimentação (capítulo 3), temos para RN

$$\beta_{RN}=\frac{10\,K}{10\,K+1{,}5\,K}$$

e para RP

$$\beta_{RP}=\frac{10\,K}{10\,K+0{,}17\,K}$$

Como $\beta_{RP} > \beta_{RN}$ a realimentação positiva é predominante sobre a realimentação negativa. Nesta condição o circuito comporta-se como um comparador com histerese.

$$v_O=+E_{OMáx}$$

A tensão de quebra ocorre quando

$$v^{+}=v^{-}$$

$$v^{+}=(v_O-V_D)\cdot\frac{R_3}{R_3+R_4}=(+15-0{,}6)\cdot\frac{10\,K}{10\,K+0{,}47\,K}=13{,}75\,V$$

$$v^- = v^+ = \frac{v_i R_2 + v_O R_1}{R_1 + R_2}$$

$$v_i = V_H = \left(v^+ - v_O \cdot \frac{R_1}{R_1 + R_2} \right) \cdot \frac{R_1 + R_2}{R_2} = +5{,}44\ V$$

Se *vi* é muito positivo então *vo* é negativo e o diodo esta cortado. Neste caso também temos dois tipos de realimentação e temos que estudar cada caso para determinar o comportamento do circuito.

$$\beta_{RN} = \frac{10\,K}{10\,K + 1{,}5\,K}$$

$$\beta_{RP} = \frac{10\,K}{10\,K + 0{,}47\,K + 3{,}3\,K}$$

Como $\beta_{RN} > \beta_{RP}$ a realimentação negativa predomina sobre a positiva. Neste caso o circuito funciona como um amplificador, portanto $v^+ = v^-$

Cálculo de ganho

$$v^+ = v_O \cdot \frac{R_3}{R_3 + R_4 + R_5}$$

$$v^- = \frac{v_i \cdot R_2 + v_O \cdot R_1}{R_1 + R_2}$$

$$v^+ = v^-$$

$$v_O \left[\frac{R_3}{R_3 + R_4 + R_5} - \frac{R_1}{R_1 + R_2} \right] = v_i \frac{R_2}{R_1 + R_2}$$

$$\frac{v_O}{v_i} = -0{,}91$$

Cálculo do ponto de quebra (quando diodo entra em condução)

Início da condução do diodo:

$$V_D = 0{,}6\,V \quad , \quad I_D = 0$$

$$V_D = \frac{R_5}{R_3 + R_4 + R_5} \cdot v_O$$

logo

$$v_O = 0{,}6 \cdot \frac{10\,K + 0{,}47\,K + 3{,}3\,K}{3{,}3\,K} = 2{,}504\,V$$

Como

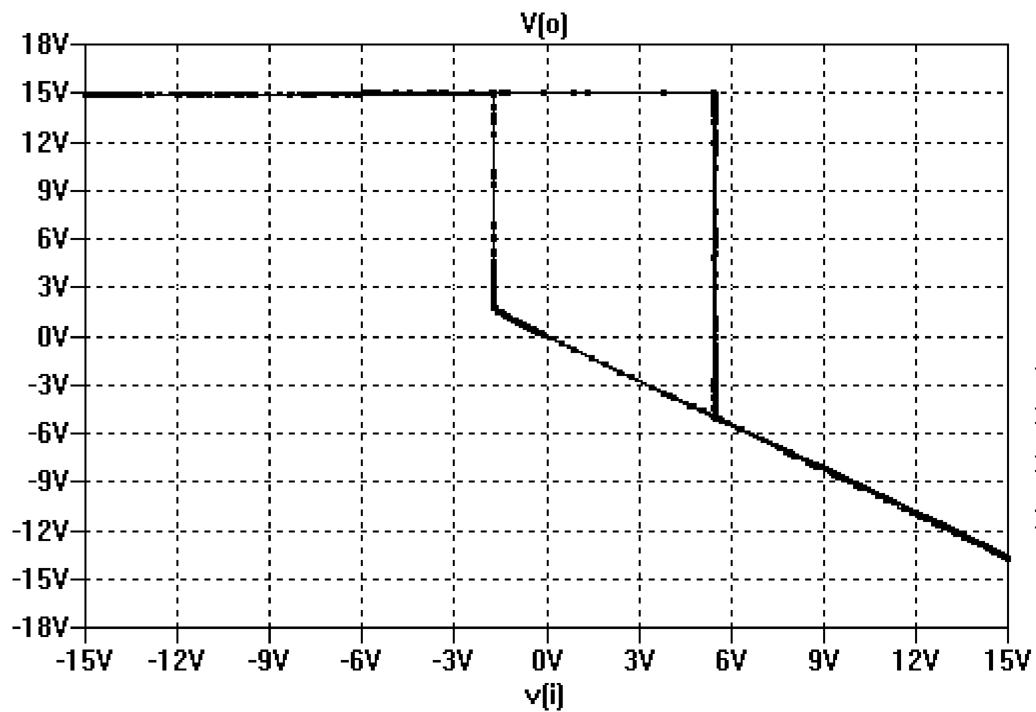
$$v_i = \frac{v_O}{-0{,}91} = -2{,}751\,V$$

Então

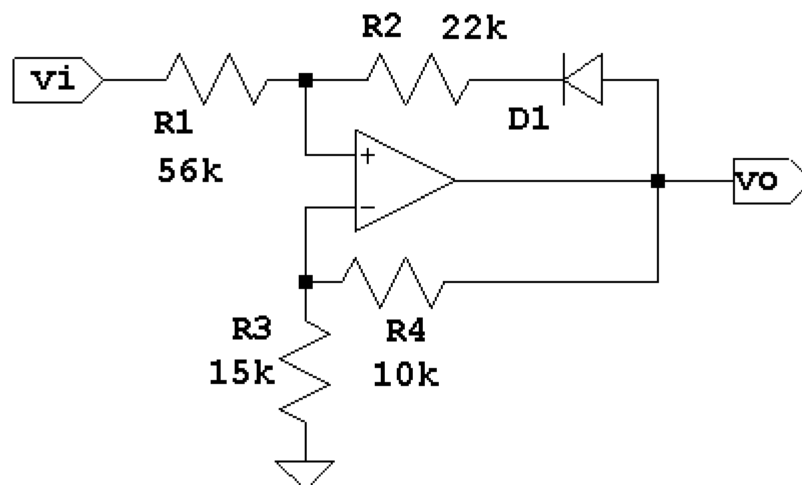
$$v_i = -2{,}751\,V$$

e

$$v_O = 2{,}504\,V$$



2) Desenhar a curva da tensão de saída contra tensão de entreada para o circuito abaixo. Calcular e indicar todos os pontos de quebra e de cruzamento dos eixos. Considere o AO ideal, *vi* entre ±15V, *vo* entre ±15V, V_D=0,7V.



Neste circuito há dois laços de realimentação. Um negativo e outro positivo. Dependendo do tipo de realimentação predominante o circuito se comporta como comparador ou amplificador.

Quando o diodo está cortado só há realimentação negativa e o circuito se comporta como amplificador não inversor.

Quando o diodo está conduzindo temos

$$\beta_{RP} = \frac{R_1}{R_1 + R_2}$$

$$\beta_{RN}=\frac{R_3}{R_3+R_4}$$

Como $\beta_{RP} > \beta_{RN}$ a realimentação positiva é predominante o circuito se comporta como um comparador.

Se *vi* é muito negativo então *vo* é negativo. Nesta condição o diodo está cortado e o circuito é um amplificador não inversor

$$v^+=v^-$$

$$v^-=\frac{R_3}{R_3+R_4}v_O=0{,}6\cdot v_O$$

como o diodo está cortado a corrente sobre R_1 é zero e como $v^+=v^-$ então temos que

$$v_O=1{,}6667\cdot v_i$$

Esta relação é valida até que o diodo entre em condução, quando a RP passa a predominar.

O diodo conduz quando

$$v_O-v^+=0{,}7\,V$$

$$v_O-0{,}6\cdot v_O=0{,}7\,V$$

$$v_O=1{,}75\,V$$

e

$$v_i=1{,}05\,V$$

Assim, o circuito se comporta como comparador quando $v_i\geq 1,05\,V$.

Se *vi* é muito positiva então *vo* é positiva e o diodo conduz. Nesta condição de compararação a tensão de saída é

$v_O = + E_{OMáx}$

O ponto de quebra ocorre quando

$v^+ = v^-$

$v^- = 0{,}6 \cdot v_O$

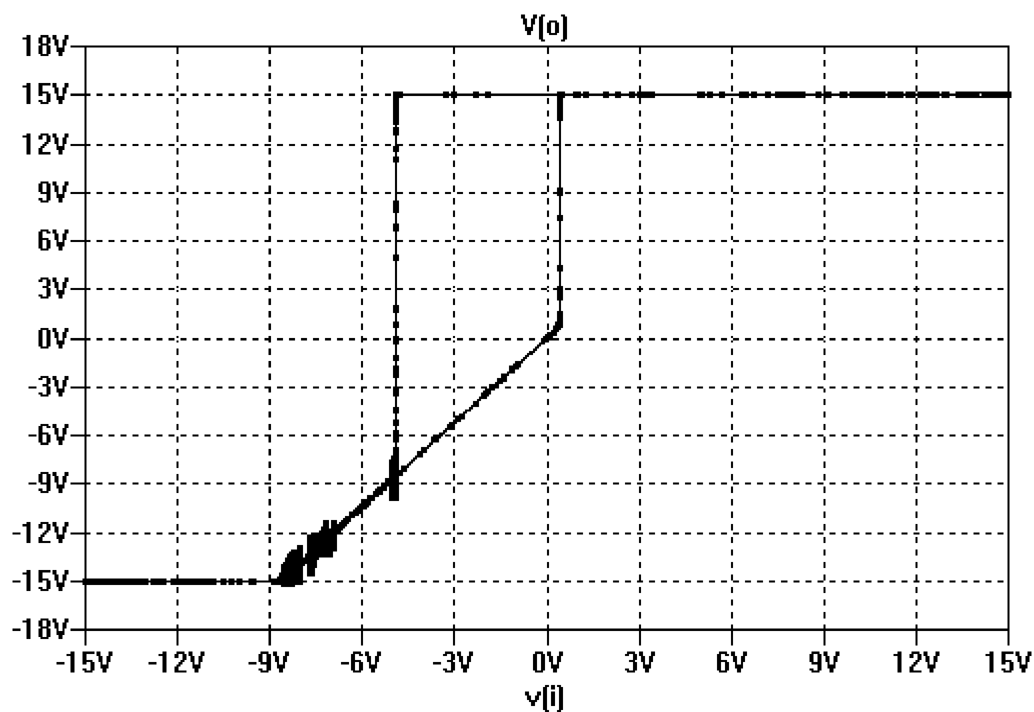
$$v^+ = \frac{R_2 \cdot v_i + (v_O - V_D) \cdot R_1}{R_1 + R_2}$$

onde $v_O = + E_{OMáx} = + 15\,V$

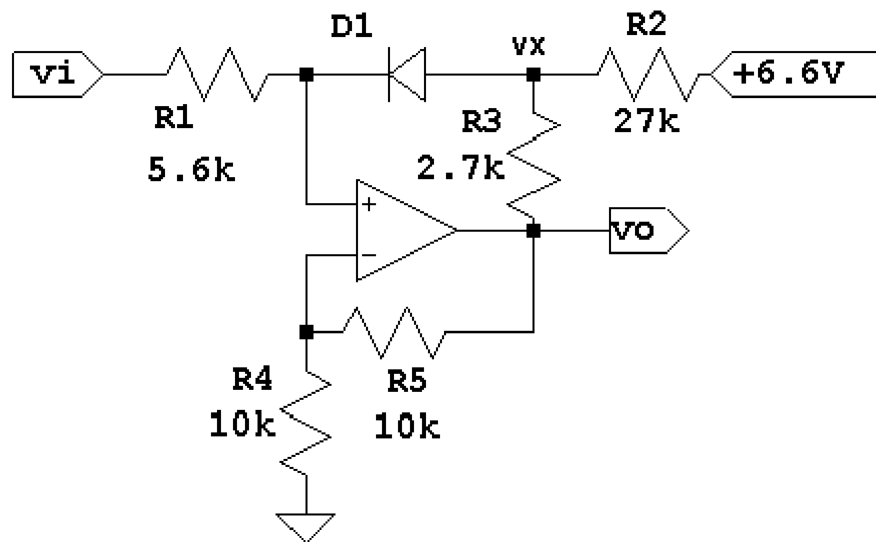
Igualando as expressões

$9 = 0{,}282 \cdot v_i + 10{,}267$

$v_i = V_L = -4{,}49\,V$



3) Desenhar a curva da tensão de saída contra tensão de entreada para o circuito abaixo. Calcular e indicar todos os pontos de quebra e de cruzamento dos eixos. Considere o AO ideal, *vi* entre ±15V, *vo* entre ±15V, V_D=0,6V.



Neste circuito existem dois tipos de realimentação, precisamos determinar qual a predominante para conhecer o comportamento do circuito.

Quando o diodo está conduzindo temos a seguinte condição para as realimentações.

$$\beta_{RP}=\frac{5{,}6 // 27}{5{,}6 // 27+2{,}7}=0,632$$

$$\beta_{RN}>RN=\frac{10}{10+10}=0{,}5$$

Como $\beta_{RP} > \beta_{RN}$ a realimentação positiva predomina e o circuito funciona como um comparador com histerese.

Quando o diodo está cortado temos apenas realimentação negativa e o circuito se comporta como um amplificador.

Se *vi* é muito negativo então *vo* é negativo e o diodo esta cortado. Nesta situação

$$\frac{v_O}{v_i}=\frac{R_4+R_5}{R_4}=2$$

$$v_O=2\cdot v_i$$

Quando o diodo inicia sua condução

$$V_D=0{,}6V \quad \text{e} \quad I_D=0$$

se $I_D=0$ então $v_i=v^+=v^-$ e $v_O=2\cdot v_i$

$$v_X=\frac{6{,}6V\cdot R_3+v_O\cdot R_2}{R_2+R_3}=\frac{6{,}6V\cdot R_3+2\cdot v_i\cdot R_2}{R_2+R_3}$$

$$v_X-v^+=0{,}6V$$

$$\frac{6{,}6V\cdot R_3+2\cdot v_i\cdot R_2}{R_2+R_3}-v_i=0{,}6$$

$$v_i=V_H=\frac{0{,}6\cdot(R_2+R_3)-R_3\cdot 6{,}6V}{2\mathrm{R}_2-1}=0\mathrm{V}$$

$$V_H=0$$

Se *vi* é muito positivo então *vo* é positivo e o diodo conduz. Nesta condição o circuito se comporta como um comparador com histerese.

$$v_O=+V_{CC}$$

A transição ocorre quando

$$v^+=v^-$$

considerando

$$R_{eq}=R_2 // R_3$$

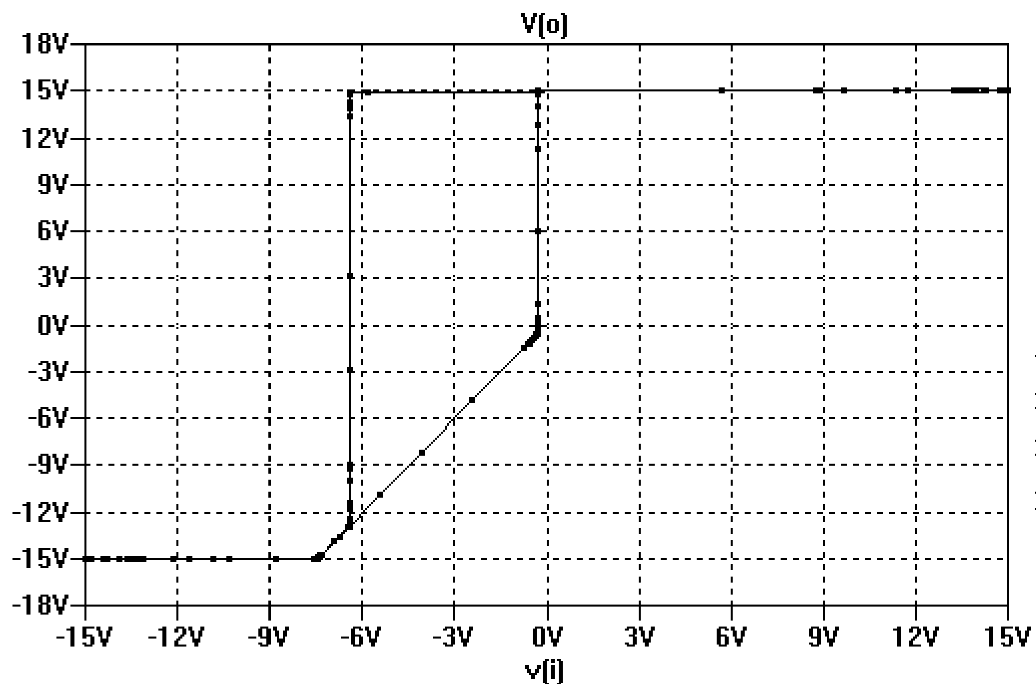
$$V_{eq}=\frac{6{,}6V\cdot R_3+v_O\cdot R_2}{R_2+R3}$$

$$v^+=\frac{v_i\cdot R_{eq}+(V_{eq}-0{,}6)\cdot R_1}{R_1+R_{eq}}$$

$$v^-=\frac{R_4}{R_4+R_5}\cdot v_O=\frac{v_O}{2}$$

$$v_i = V_L = \frac{\frac{v_O}{2}\cdot(R_1 + R_2 // R_3) - (V_{eq} - 0{,}6)\cdot R_1}{R_2 // R_3}$$

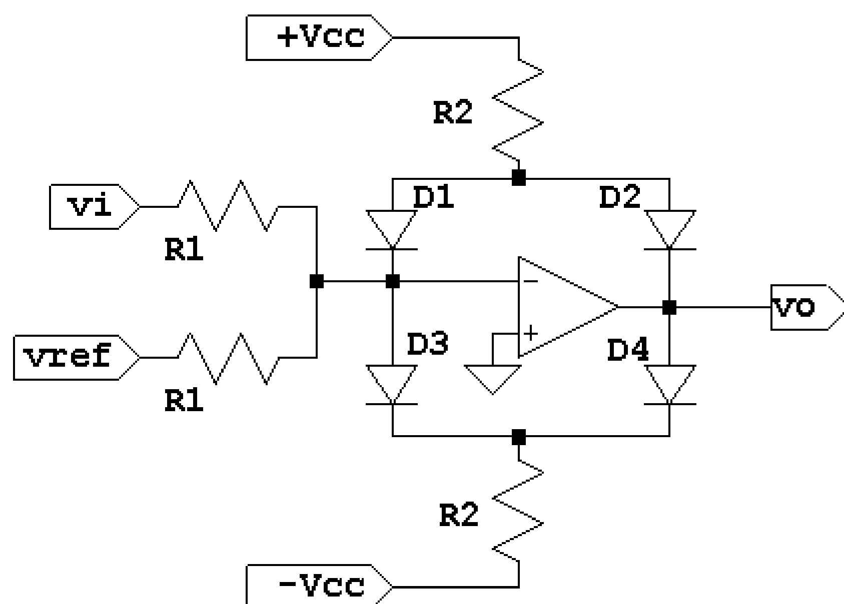
$$V_L = -6{,}5\ V$$



13.5 Exercícios

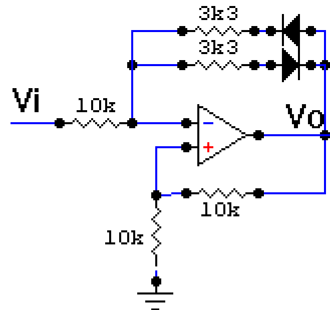
1) Analisar os dois problemas resolvidos com o diodo invertido.

2) Analisar o circuito abaixo



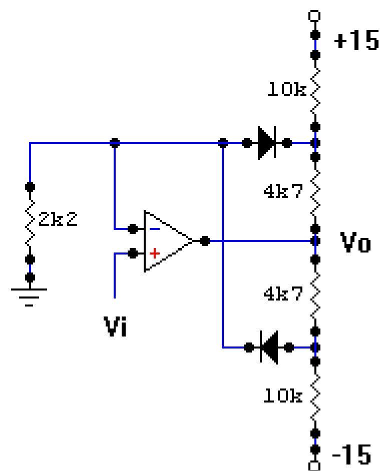
$$V_H = \frac{R_1}{R_2} \cdot (V_{CC} - V_D) - V_{ref} \ , \ V_L = \frac{R_1}{R_2} (-V_{CC} + V_D) - V_{ref}$$

3) Desenhara a curva Vo x Vi, calculando todos os pontos de quebra. Considere a tensão de alimentação como sendo ±15V e a queda no diodo igual a 0,7V.

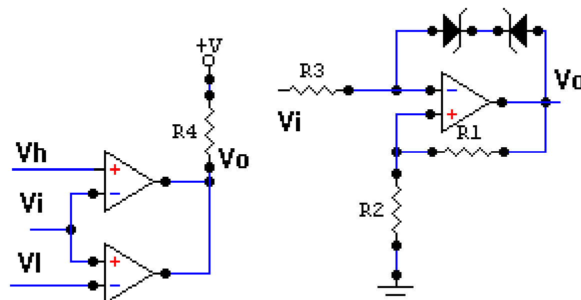


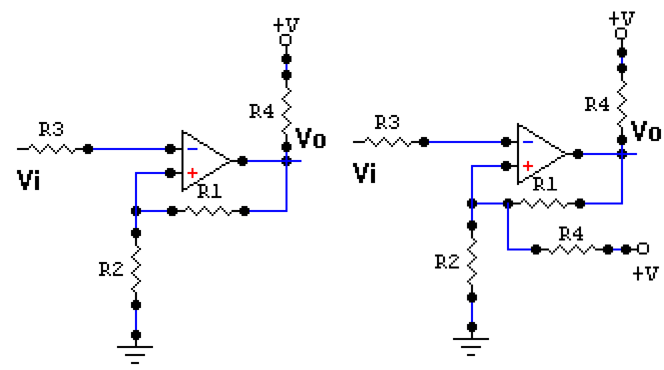
OBS.: Note que o circuito comporta-se como um amplificador (realimentação negativa) sempre que houver um diodo conduzindo.

4) Desenhar a forma de onda Vo no circuito abaixo. Considerar o AO como ideal. Supor que Vi seja uma onda triangular de amplitude 1V e período de 2s.



5) Desenhar a curva Vo x Vi para os seguintes comparadores.




+V
R4
Vo
R3
Vi
R1
R2
+V
R4
Vo
R3
Vi
R1
R4
R2
+V

14 Retificadores de precisão

Um circuito retificador convencional, construído com diodos, como mostrado na Error: Reference source not found, produz uma queda de tensão na onda retificada devido à tensão de polarização do diodo no sentido direto. Para sinais muito pequenos (menores que a queda de tensão direta do diodo) a retificação se torno impossível. Isto sem contar com os problemas de linearidade que deixam de ser característica do diodo quando este está numa região inicial da curva de polarização. Então, mesmo que o sinal tenha amplitude suficiente para fazer o diodo conduzir, haverá uma distorção no sinal de saída.

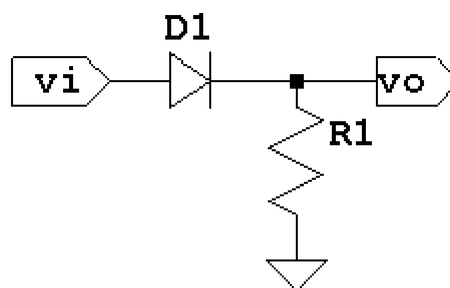
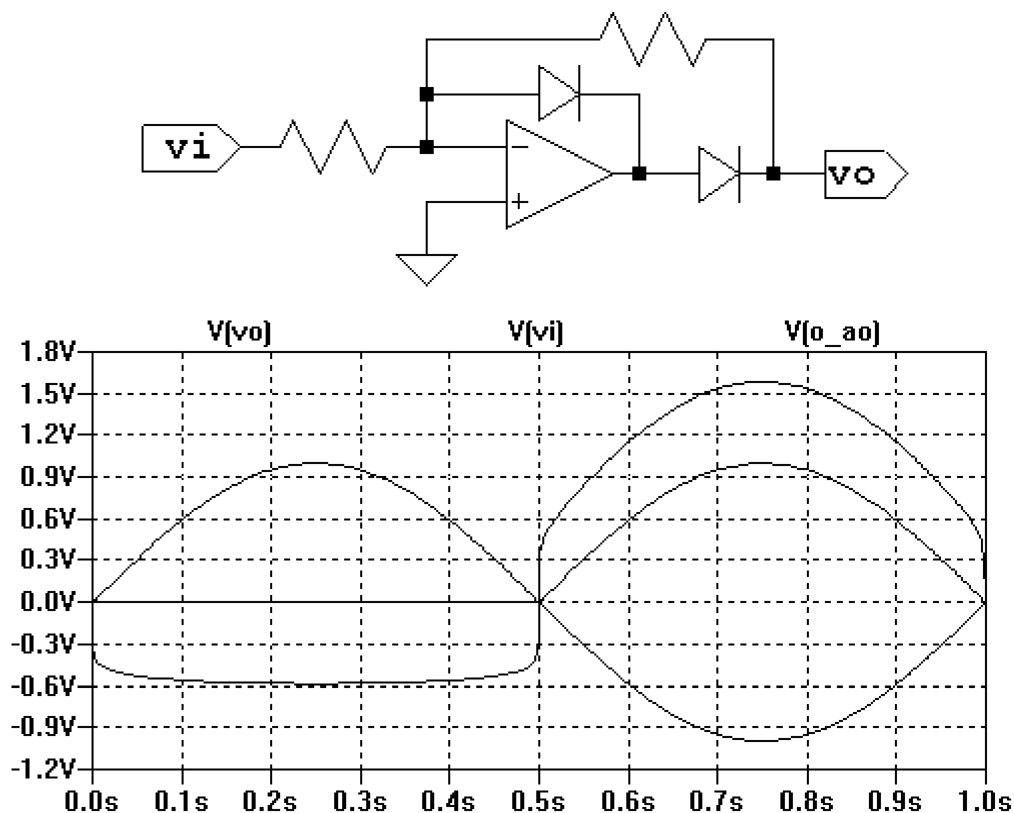


Figura 14.1: Retificador de meia onda convencional.

Para resolver este tipo de problema foram criados circuitos retificadores ativos, a base de amplificadores operacionais. A vantagem destes circuitos é que todas as deficiências do diodo são compensadas pelo AO sendo possível montar um circuito com características bem próximas da ideal.

14.1 Retificador de ½ onda

O retificador de meia onda inversor é apresentado na figura abaixo. Para um sinal negativo na entrada vi o diodo conectado entre a saída do circuito e a saída do AO está diretamente polarizado, fechando a malha de realimentação negativa através do resistor. A queda de tensão sobre o diodo, o que inclui todas as suas não linearidades, é compensada na saída do AO. Para tensões de entrada de valores positivos o diodo que está diretamente polarizado é aquele que realimenta o AO de forma a transformá-lo em um *buffer*. Neste caso como o outro diodo está cortado, a saída do circuito é nula.



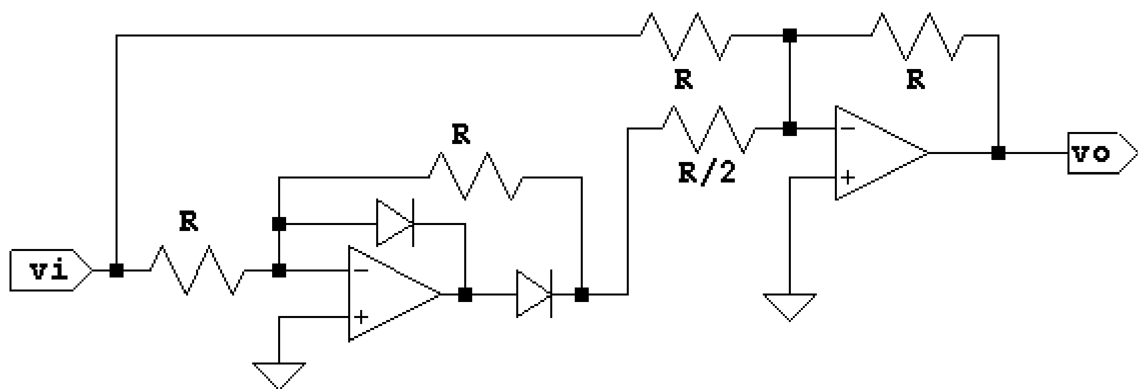
Nesta figura também pode ser visto o gráfico da tensão de saída (V(vo)), da tensão de entrada (V(vi)), da tensão na saída do operacional com o diodo de realimentação (V(o_ao)).

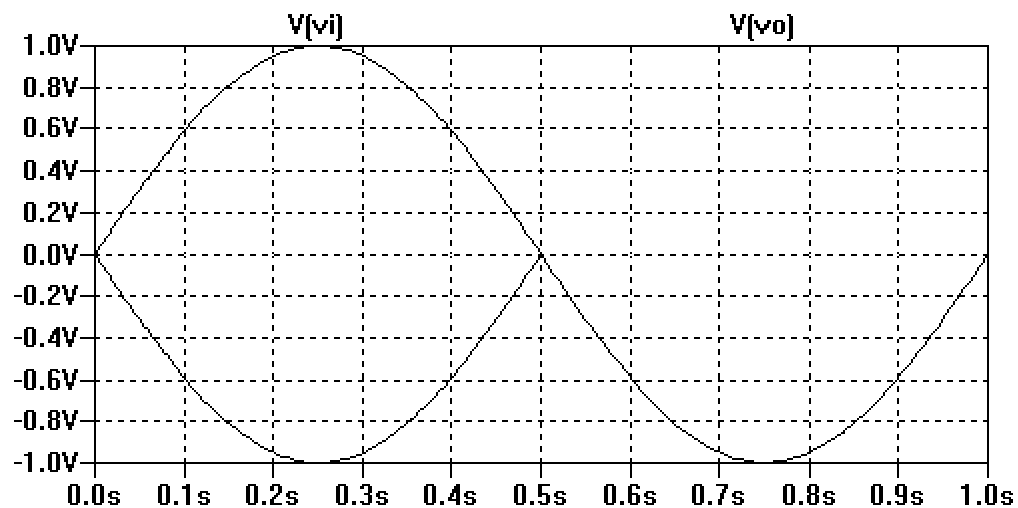
Como o AO possui um *slew rate* finito, o tempo de descida/subida no semiciclo negativo é maior que zero. Colocando o diodo realimentação o operacional não estará saturado em -VCC durante o semiciclo positivo da onda de entrada e portanto será muito mais rápido para acompanhar o sinal de entrada.

14.2 Retificador de Onda Completa

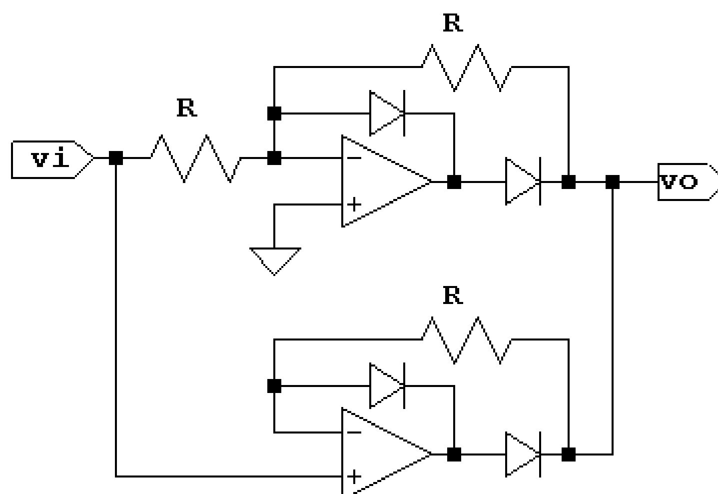
Três exemplos de retificadores de onda completa são apresentados na sequência.

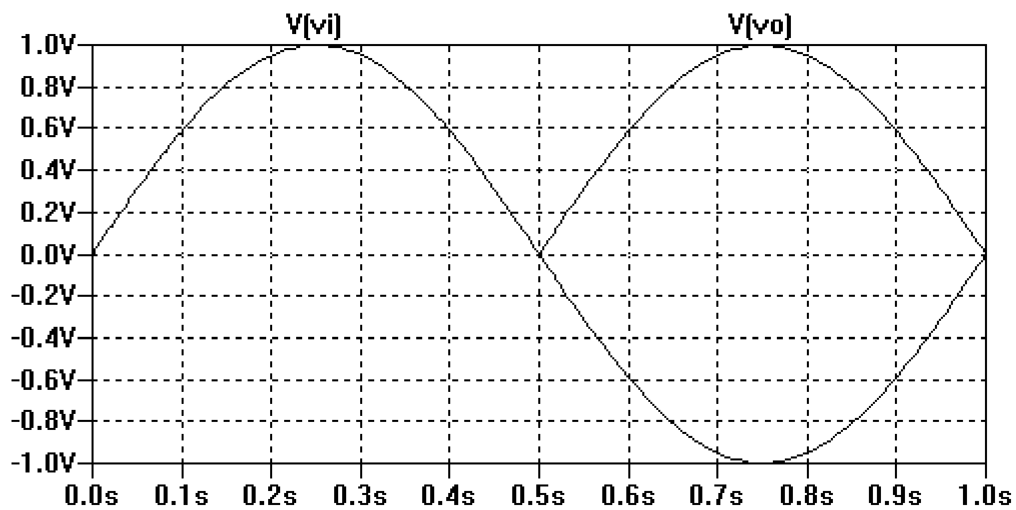
No primeiro circuito um retificador de meia onda inversor é conectado na entrada de um somador inversor. Quando a entrada do circuito é negativo o somador soma a tensão de entrada com o dobro da tensão na saída do retificador. Como resultado a saída tem a mesma amplitude e a mesma polaridade da tensão de entrada. Quando a entrada do circuito é positiva, o retificador de meia onda fornece saída nula e o sinal de entrada é amplificado uma vez pelo somador. Como resultado a saída inverte de polaridade.



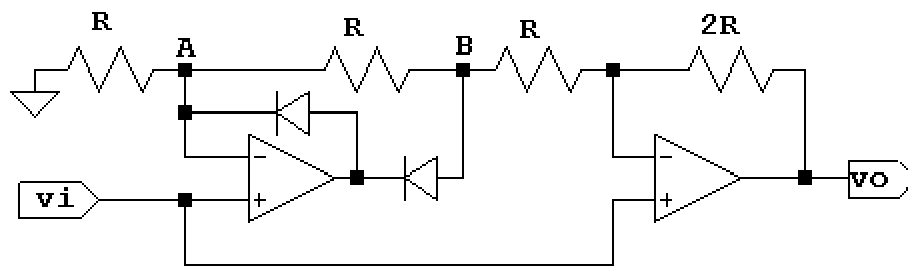


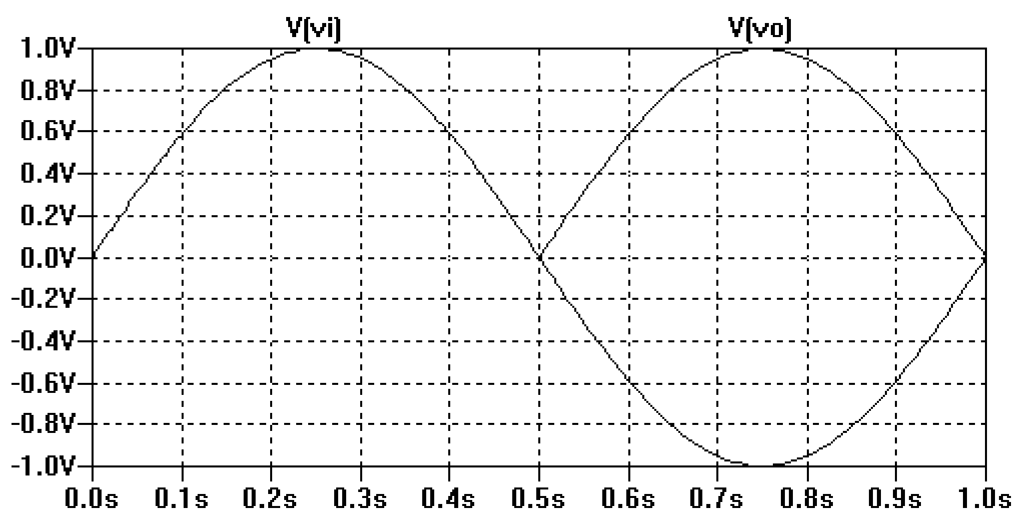
No segundo exemplo, mostrado na figura abaixo, o retificador de meia onda é novamente utilizado. Quando a entrada é positiva, a saída do retificador e nula e o circuito de *buffer,* realimentado pelo resistor, é responsável por fazer com que a saída seja positiva. Quando a tensão de entrada é negativa a saída do retificador é positiva e está conectada diretamente sobre a saída enquanto que a saída do *buffer* é negativa mas está conectada a saída por meio de um resistor. Como resultado a saída do retificador é positiva.





O terceiro exemplo, mostrado na figura abaixo utiliza o retificador de meia onda conectado a entrada de um amplificador subtrator. Este circuito apresenta como característica favorável o fato de apresentar elevada impedância de entrada. Para tensões de entrada negativas a tensão no nó B é igual a entrada. Nesta situação a saída do subtrator é igual a tensão de entrada com sinal invertido. Quando a entrada é positiva a tensão no nó A é igual a tensão de entrada e neste caso a saída é positiva e com a mesma amplitude da entrada.





15 Detetor de pico

Uma aplicação comum para este circuito consiste nos VUs de LEDs existentes em aparelhos de som. Um circuito bem simples pode ser implementado conforme mostrado na Figura 15.1, juntamente de um gráfico da tensão de entrada e saída do circuito. Nele, sempre que a tensão de entrada for maior que a tensão sobre o capacitor, o diodo conduz e o capacitor se carrega com o valor presente na entrada. São dois os inconvenientes deste: 1) a queda de tensão no diodo (impede o uso com sinais de baixa amplitude) e 2) o fato de não haver como reinicializar o circuito com uma tensão baixa no capacitor.

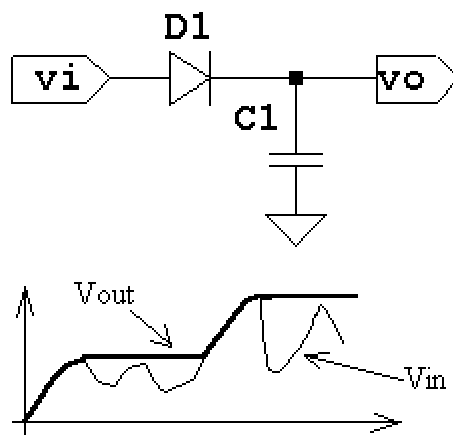


Figura 15.1: Circuito do detetor de pico e gráfico exemplificando seu funcionamento.

Para solucionar o primeiro problema podemos usar detetores de pico ativos como os mostrados na Figura 15.2. Para o segundo problema podemos usar uma chave analógica para descarregar o capacitor quando desejarmos.

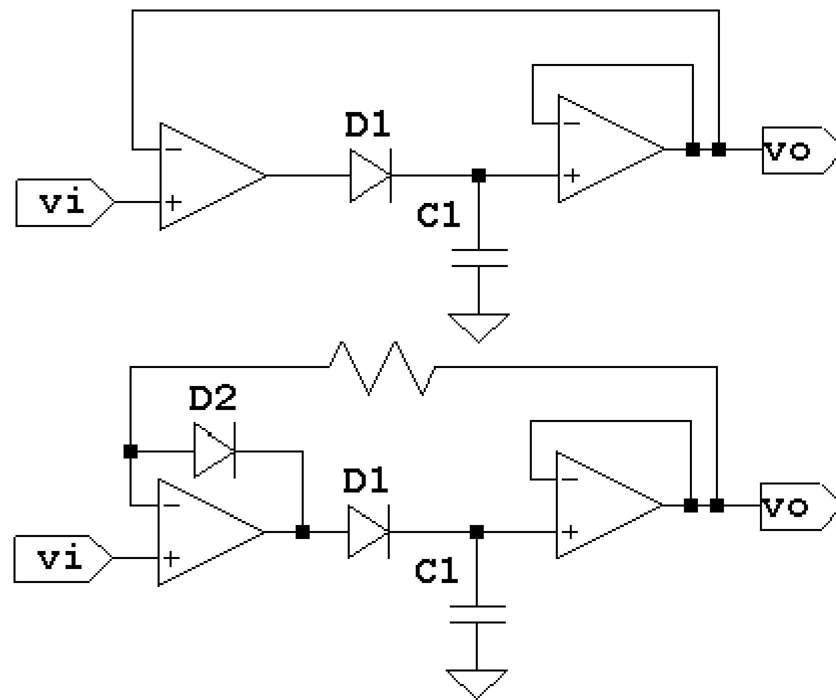
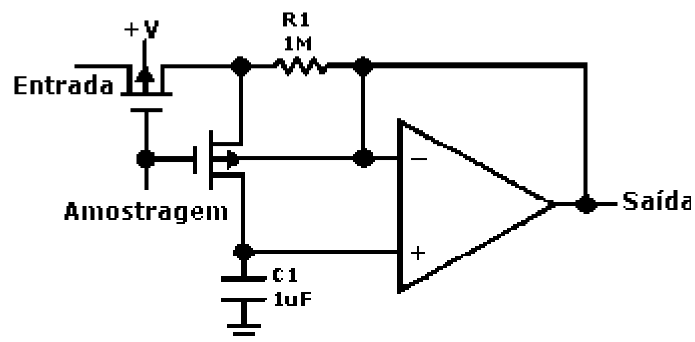


Figura 15.2: Circuito do detetor de pico ativo: Topologia básica e prática respectivamente.

15.1 Exercícios

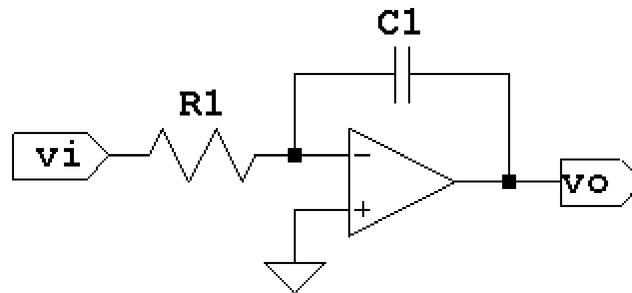
1) Para que serve o circuito abaixo. Enumere as características deste tipo de circuito comentando cada uma delas.



16 Integradores e Derivadores

16.1 Integrador

O circuito do amplificador integrador é mostrado na figura abaixo. O capacitor é utilizado para integrar corrente e o resistor R1 é utilizado para transformar vi em corrente. Desta forma a saída do circuito será proporcional a integral da tensão vi.



$$i = \frac{vi - v_{-}}{R_1}$$

$$v_{-} - vo = \frac{1}{C_1} \cdot \int i\,dt$$

$$v_{-} - vo = \frac{1}{R_1 \cdot C_1} \cdot \int (vi - v_{-})dt$$

como $v_{-} = 0$.

$$vo = -\frac{1}{R_1 \cdot C_1} \cdot \int vi\,dt$$

Uma outra solução seria

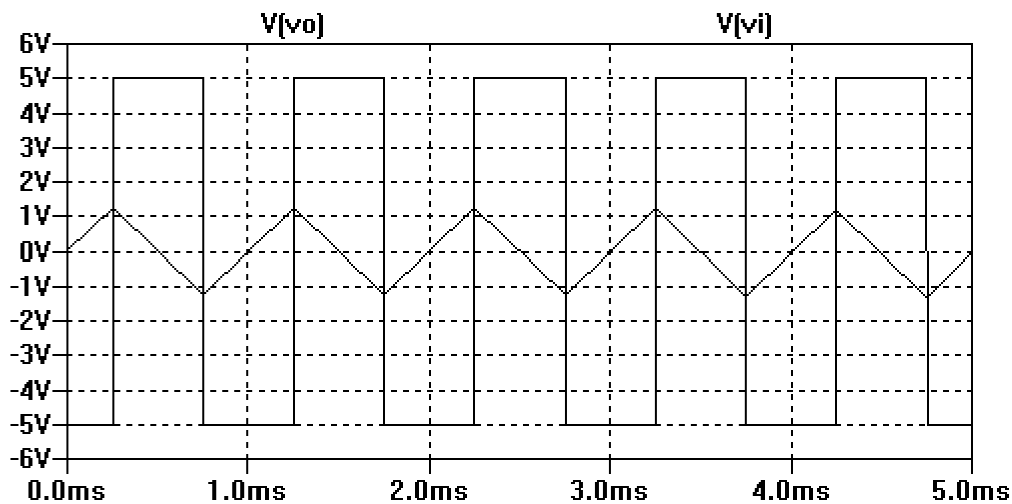
$$\frac{vo(S)}{vi(S)} = -\frac{\frac{1}{C_1 \cdot S}}{R_1}$$

$$vo(S) = -\frac{1}{R_1 \cdot C_1} \cdot vi(S) \cdot \frac{1}{S}$$

$$vo = -\frac{1}{R_1 \cdot C_1} \cdot \int vi\, dt$$

16.1.1 Exemplo

Qual a forma de onda na saída de um integrador com R_1=10kΩ e C_1=0,1μF quando a excitação deste circuito é uma onda quadrada com período de 1ms (supor que a onda inicie em -5V por 0,25ms, mude para 5V por 0,5ms, retorne a -5V por 0,5ms e assim por diante).



Neste exemplo o sinal de entrada vi é constante em determinados intervalos de tempo. Dentro de cada intervalo, a expressão da saída vo é

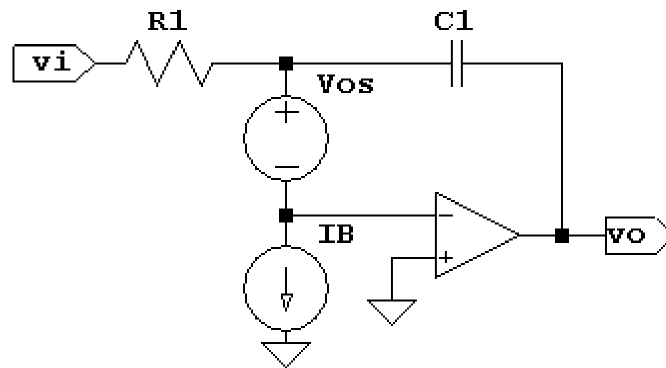
$$vo = -\frac{1}{R_1 \cdot C_1} \cdot \int vi\, dt = -\frac{vi}{R_1 \cdot C_1} \cdot (t_{final} - t_{inicial}) = -\frac{vi}{R_1 \cdot C_1} \cdot \Delta t$$

Para o primeiro intervalo, com Δt=0,25ms $vo_{MÁX}$=1,25V

Para os intervalos subsequentes, com Δt=0,5ms, $vo_{MÁX}$=2,5V

16.1.2 Integrador prático

Se levarmos em consideração I_B e V_{OS} do AO o amplificador integrador pode ser modelado como mostra a figura abaixo.



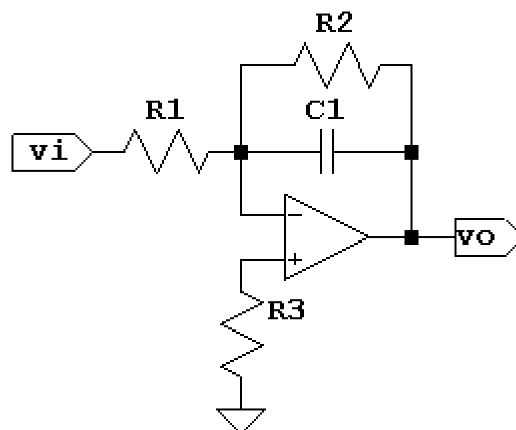
$$vo = -\frac{1}{R_1 \cdot C_1} \cdot \int vi\, dt + \frac{1}{R_1 \cdot C_1} \cdot \int v_{OS} dt + \frac{1}{C} \cdot \int I_B dt + v_{OS}$$

Teoricamente o ganho do integrador para frequência zero tende a infinito. Desta forma os efeitos de V_{OS} e I_B impedem que a integração seja feita por longos períodos de tempo, pois nestas condições o AO satura. Podemos minimizar este problema usando AO com entrada FET, que reduzem a corrente I_B. Uma alternativa é apresentada no circuito abaixo. A inserção de R2 diminui o ganho DC do integrador para

$$\frac{vo}{vi} = -\frac{R_2}{R_1} \; .$$

Isto reduz sensivelmente a contribuição final de Vos na saída do integrador de ∞ para

$$vo(V_{OS}) = \frac{R_2}{R_1} \cdot |V_{OS}|$$



Para minimizar os erros com I_B neste novo circuito podemos usar as técnicas já estudadas inserindo um resistor entre terra e a entrada não inversora do AO

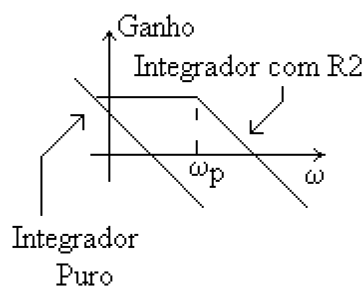
$$R_3 = \frac{R_2}{R_1}$$

assim ficamos com erro reduzido a $\frac{1}{C}\int Ios \cdot dt$

Altenativamente podemos equacionar o circuito pelo domínio frequência

$$\frac{v_o}{v_i} = -\frac{\frac{1}{C \cdot S} // R_2}{R_1} = -\frac{R_2}{R_1} \cdot \frac{1}{R_2 \cdot C \cdot S + 1}$$

Como podemos ver no desenho abaixo, o integrador com R_2 só possui comportamento semelhante ao do integrador ideal para frequências acima de $R_2 \cdot C_1$ rad/s. A diferença entre a reta do integrador puro e com R_2 deve-se apenas a diferença de ganhos nas curvas desenhadas. Se aumentarmos o ganho do integrador puro, sua curva subirá até coincidir com a reta inclinada do circuito integrador com R_2. Isto significa que esta é a região de integração, antes disso este circuito apresenta apenas características de ganho.



Para termos um a precisão de pelo menos 5% a frequência de operação do circuito é dada por:

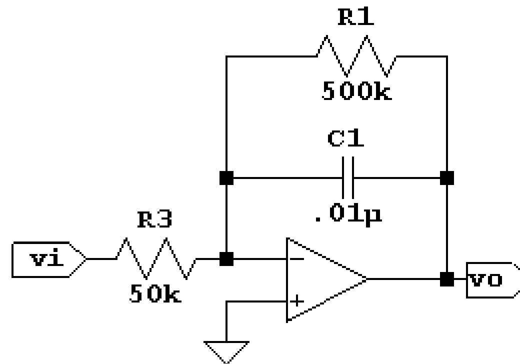
$$f_{operação} = \frac{3}{2 \cdot \pi \cdot R_2 \cdot C_1} .$$

Quando a frequência de operação aumenta, aumenta também a precisão do circuito, pois a reatância de C diminui e a influência de R_2 no circuito também.

Uma aplicação muito comum para o integrador com perdas consiste no cálculo do valor médio da tensão de entrada. A média da tensão na saída do integrador com perdas corresponde a média da tensão de entrada multiplicada pelo ganho CC do circuito. Se de entrada apresentar frequência bem maior que a frequência do polo a amplitude das oscilações será pequena.

16.1.3 Exemplo

O circuito da figura abaixo foi simulado com frequência de 200Hz e 2kHz, ambas com formato senoidal de amplitude unitária e 1V de *offset*. Qual a tensão de saída?



O ganho do circuito para DC (valor médio)

$$A_v = \frac{v_o}{v_i} = \frac{-R_1}{R_3}$$

$$A_v = \frac{v_o}{v_i} = \frac{500}{50} = 10$$

A frequência de corte do polo do integrador com perdas é

$$p_1 = \frac{1}{R_1 \cdot C_1} = \frac{1}{500\text{k} \cdot 0{,}01\,\mu F} = \frac{1}{0{,}005} = 200\text{rad}/s$$

$$p_1 = \frac{200}{2 \cdot \pi} = 31{,}8\,Hz$$

Como as duas frequências de excitação estão bem acima da frequência de corte do integrador o circuito funciona como um integrador com perdas.

$$\overline{v_o} = A_v \cdot \overline{v_i}$$

Tempo de estabilização

$$t = 5 \cdot \tau = 5 \cdot \frac{1}{p_1} = \frac{5}{200} = 0{,}025\,s$$

Ripple para 200Hz:

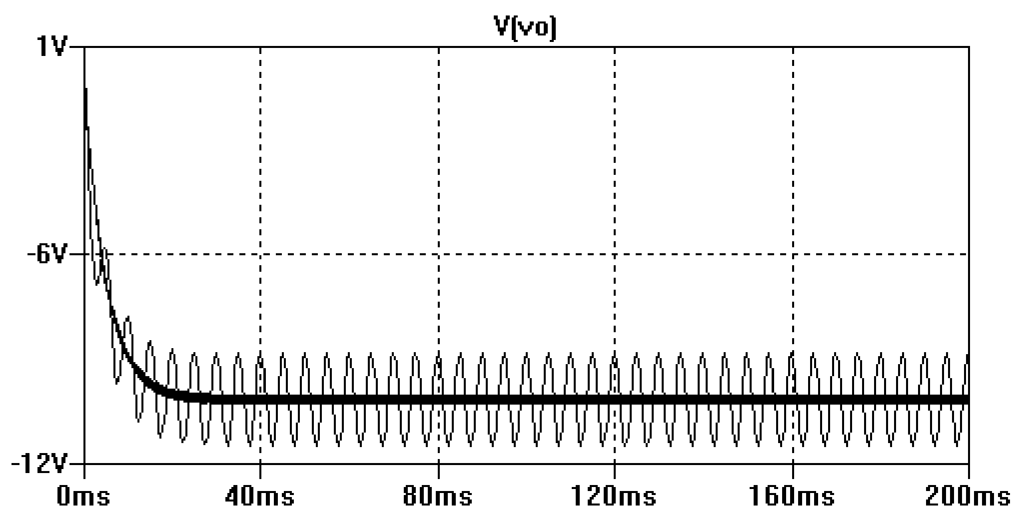
$$\frac{v_o}{v_i} = -\frac{R_2}{R_1} \cdot \frac{1}{R_2 \cdot C \cdot S + 1} |_{s=1256\text{rad}/s}$$

$$\frac{v_o}{v_i} = 1{,}37\, V_{pico} = 2{,}74\, V_{pp}$$

Ripple para 2000Hz:

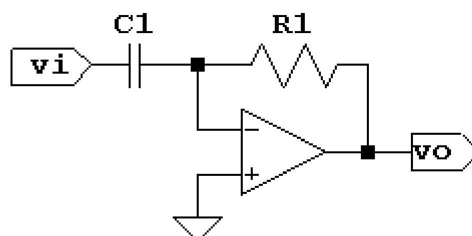
$$\frac{v_o}{v_i} = -\frac{R_2}{R_1} \cdot \frac{1}{R_2 \cdot C \cdot S + 1} |_{s=12560\text{rad}/s}$$

$$\frac{v_o}{v_i} = 0{,}15\, V_{pico} = 0{,}30\, V_{pp}$$



16.2 Derivador

O circuito do derivador é apresentado na figura abaixo. A corrente no capacitor é determinada pela variação de tensão sobre ele. Esta corrente, ao passar por R1 produz na saída do circuito uma tensão proporcional a derivada da tensão de entrada.



$$i_C = C_1 \cdot \frac{dv_C}{dt}$$

$$v_C = vi$$

$$i_C = C_1 \cdot \frac{dvi}{dt}$$

$$vo = -R_1 \cdot i_C$$

$$vo = -R_1 \cdot C_1 \cdot \frac{dvi}{dt}$$

outra solução seria

$$\frac{vo(S)}{vi(S)} = -\frac{R_1}{\frac{1}{C_1 \cdot S}}$$

$$vo(S) = -R_1 \cdot C_1 \cdot vi(S) \cdot S$$

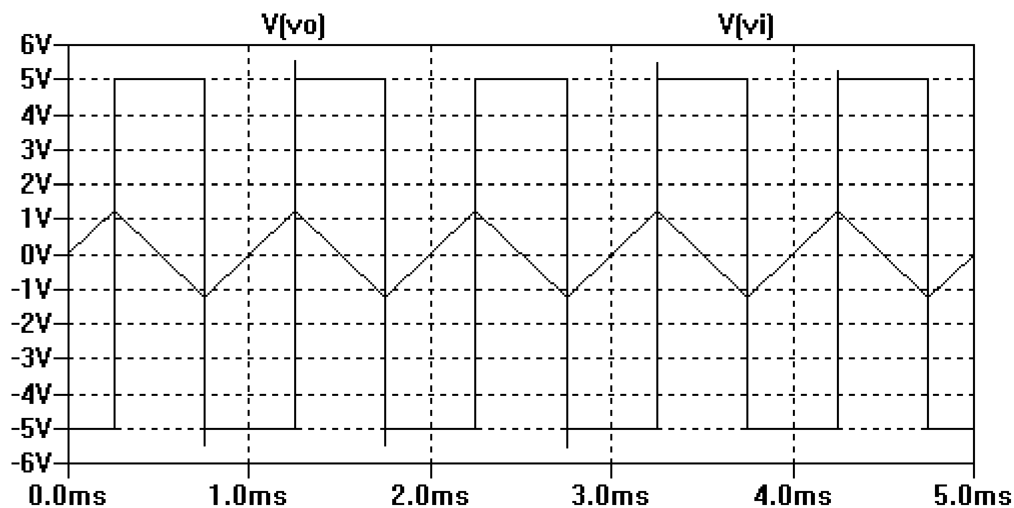
$$vo = -R_1 \cdot C_1 \cdot \frac{dvi}{dt}$$

Exemplo: Desenhe a forma de onda de saída de um derivador com R_1=10kΩ e C_1=0,1μF. Considere a entrada uma onda triangular com período de 1ms, inciando em zero, subindo até 1,25V em 0,25ms e descendo até -1,25V em mais 0,5ms.

$$vo = -R_1 \cdot C_1 \cdot \frac{dvi}{dt} = -R_1 \cdot C_1 \cdot \left(\frac{V_{final} - V_{inicial}}{t_{final} - t_{inicial}} \right)$$

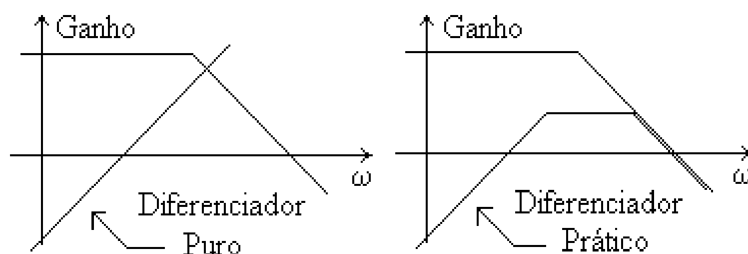
Para um Δt=0,25ms e um Δv=1,25V, vo = – 5V

Para Δt=0,5ms e um Δv=2,5V, vo= + 5V

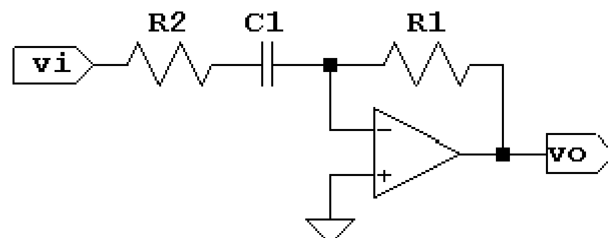


16.2.1 Derivador prático

Teoricamente, em altas frequências o ganho do derivador tende a ∞. Isto torna o derivador muito sujeito a ruídos e problemas de estabilidade. Na prática, este circuito sem polos é impossível de ser realizado, pois o capacitor e o AO ideal não existem. Mesmo assim, com os polos que o capacitor e o AO real inserem no circuito, a faixa de operação deste circuito continua sendo muito ampla e os problemas de ruído e instabilidade não desaparecem. Os derivadores práticos utilizam um limitador de ganho em altas frequências como mostrado na figura abaixo.



Esta redução de ganho em altas frequências pode ser obtida pela inserção de um resistor R2 ao circuito original, tal como indicado na figura abaixo.



O ganho em altas frequências pode ser calculado da seguinte maneira

$$\frac{vo}{vi} = \frac{-R_2}{R_2}$$

$$\omega\, p = R_2 \cdot C_1$$

Altenativamente podemos equacionar o circuito pelo domínio frequência

$$\frac{v_o}{v_i} = \frac{-R_1}{\frac{1}{C \cdot S} + R_2} = -R_1 \cdot \frac{C \cdot S}{R_2 \cdot C \cdot S + 1} = -\frac{R_1}{R_2} \cdot \frac{S}{S + \frac{1}{R_2 \cdot C}}$$

16.3 Exercícios

1) Mostre as formas de onda na saída de um integrador real quando em sua entrada é fornecida uma onda quadrada. Considere que a frequência da primeira harmônica pode estar:

a) 1 década abaixo da frequência de corte,

b) na frequência de corte;

c) 1 década acima da frequência de corte.

2) Repetir o problema acima considerando que o circuito seja um derivador real.

OBS.: Para os dois problemas marque, nos gráficos, os valores de tensão e tempo.

17 Conversor Logarítmico e Anti-Logarítmico

17.1 Introdução

A tensão V_{BE} do transistor bipolar de silício é uma função logarítmica da corrente de coletor para correntes na faixa de valores que vão desde poucos pico amperes até 1 miliampere. Essa característica do transistor é utilizada na construção de conversores logarítmicos e antilogarítmicos, que possibilitam executar muitas funções úteis, tais como:

1) operações matemáticas (log, anti-log, multiplicação, divisão, raiz quadrada...)

2) transmissão de informação

3) compressão e descompressão de sinais analógicos (a operação logaritmo reduz valores elevados e amplifica os pequenos permitindo o máximo aproveitamento da faixa de amplitudes). Exemplo: um amplificador logaritmo antes de um conversor analógico digital de 12 bits apresenta uma faixa dinâmica equivalente à de um conversor de 20 bits.

4) medidores de intensidade (sonora, luminosa,...) e absorção luminosa.

Os modelos de conversores logarítmicos que serão apresentados utilizam transistores. Na maioria dos exemplos os transistores precisam ser perfeitamente casados. Isto pode ser obtido com *arrays* de transistores integrados como o LM3046. Alternativamente estão disponíveis circuitos que implementam um conversor deste tipo e que requerem apenas alguns resistores e capacitores externos. Exemplos são o LOG102, LOG112, LOG2112.

17.2 Modelo de Ebers Moll do Transístor NPN

Quando se trabalha com pequenos sinais se utiliza um modelo linear do transistor conhecido como modelo de pequenos sinais, ou modelo pi ou modelo pi-híbrido, porém quando se trabalhas com sinais elevados, é mais conveniente utilizar o modelo de Ebers Moll (Figura 17.1) de forma que fiquem explícitas as relações não lineares entre corrente e tensão.

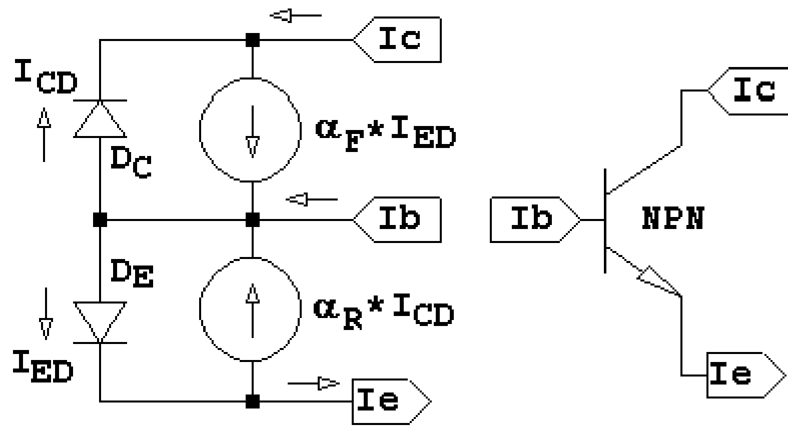


Figura 17.1: Modelo de Ebers Moll do TJB NPN.

Equacionando o modelo de Ebers Moll:

para um diodo isoladamente temos a seguinte relação entre tensão e corrente

$$i_D = I_S \cdot \left(e^{\frac{V_D}{m \cdot V_T}} - 1 \right)$$

onde $V_T = \frac{K \cdot T}{q} \approx 25{,}2\,mV$ em temperatura ambiente

Extrapolando para o transistor temos

$$I_c = \alpha_F \cdot I_{ED} - I_{CD}$$

$$I_{ED} = I_{ES} \cdot \left(e^{V_{BE}/V_T} - 1 \right)$$

$$I_{CD} = I_{CS} \cdot \left(e^{V_{BC}/V_T} - 1 \right)$$

$$I_c = \alpha_F \cdot I_{ES} \cdot \left(e^{V_{BE}/V_T} - 1 \right) - I_{CS} \cdot \left(e^{-V_{CB}/V_T} - 1 \right)$$

$$I_E = I_{ED} - \alpha_R \cdot I_{CD}$$

$$I_E = I_{ES} \cdot \left(e^{V_{BE}/V_T} - 1 \right) - \alpha_R \cdot I_{CS} \cdot \left(e^{V_{BC}/V_T} - 1 \right)$$

onde I_{ES} e I_{CS} são correntes reversas de saturação (da ordem de 10^{-11}A); α_F é o ganho direto (da ordem de 0,99 a 0,999); α_R é o ganho reverso (da ordem de 0,01 a 0,001); m é uma constante

empírica (depende do tipo de transistor: Ge=1 e Si=2); K é a constante de Boltzman ($1{,}381 \cdot 10^{-23}$J/K); T é temperatura absoluta (Kelvim); q é a carga do elétron ($1{,}602 \cdot 10^{-19}$C)

17.3 Conversor Logarítmico

Com as relações exponenciais entre as tensões e as correntes dos transistores é possível implementar um conversor logarítmico. A Figura 17.2 mostra o circuito básico para implementação do amplificador logarítmico.

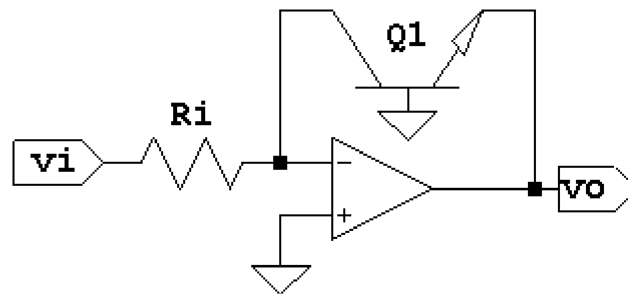


Figura 17.2: Circuito básico para o amplificador logarítmico.

Condição para funcionamento: vi>0. Condição para boa precisão: $100 \cdot I_B < ii < 10mA$.

$$i_c = \frac{vi}{Ri} = \alpha_F \cdot I_{ES} \cdot \left(e^{\frac{q \cdot V_{BE}}{m \cdot K \cdot T}} - 1 \right) - I_{CS} \cdot \left(e^{\frac{-q \cdot V_{CB}}{m \cdot K \cdot T}} - 1 \right)$$

como $V_{CB} = 0$

então $V_{BE} = -vo$

e

$$I_{CS} \cdot \left(e^{\frac{-q \cdot V_{CB}}{m \cdot K \cdot T}} - 1 \right) = I_{CS} \cdot (e^0 - 1) = 0$$

como

$$e^{+\frac{q \cdot V_{BE}}{m \cdot K \cdot T}} >> 1$$

pois

$$\frac{q \cdot V_{BE}}{m \cdot K \cdot T} = \frac{1,602 \cdot 10^{-19} \cdot 0,7}{1 \cdot 1,381 \cdot 10^{-23} \cdot 300} = 27,07$$

então é possível simplificar a expressão original de tal forma que

$$\frac{v_i}{Ri} = \alpha_F \cdot I_{ES} \cdot e^{\frac{-q \cdot vo}{m \cdot K \cdot T}} .$$

Isolando vo obtêm-se

$$vo = -\frac{m \cdot K \cdot T}{q} \cdot \ln\left(\frac{vi}{Ri \cdot \alpha_F \cdot I_{ES}}\right)$$

$$vo = -K_1 \cdot \ln\left(\frac{vi}{K_2}\right)$$

onde

$$K_1 = \frac{m \cdot K \cdot T}{q} \text{ e } K_2 = Ri \cdot \alpha_F \cdot I_{ES}$$

A aproximação $e^{\frac{V_{BE}}{m \cdot V_T}} \simeq e^{\frac{V_{BE}}{m \cdot V_T}} - 1$ implica em erros que podem ser estimados facilmente. Por exemplo, para V_{BE}=100mV o erro é de +2,1% e para V_{BE}=200mV o erro é de +0,04%.

17.3.1 Efeitos da Temperatura

A topologia apresentada na Figura 17.2 é muito suscetível a variações de temperatura pois diversos parâmetros dependem diretamente da temperatura.

1) $vo = -\frac{m \cdot K \cdot T}{q} \cdot \ln\left(\frac{vi}{Ri \cdot \alpha_F \cdot I_{ES}}\right)$

2) $I_{ES} = B \cdot T^3 e^{\frac{-qV_G}{K \cdot T}}$ onde V_G é uma tensão dependente da tensão de *gap* do transistor (o chamado potencial de Band-Goy – da ordem de 1,11V) e B é uma constante dependente dos níveis de dopagem e da geometria utilizada na confecção do transistor.

17.3.1.1 Primeira alternativa

Para minimizar a dependência da tensão de saída com a temperatura costumam-se utilizar circuitos mais sofisticados para a amplificação logarítmica. Um circuito possível é apresentado na Figura 17.3.

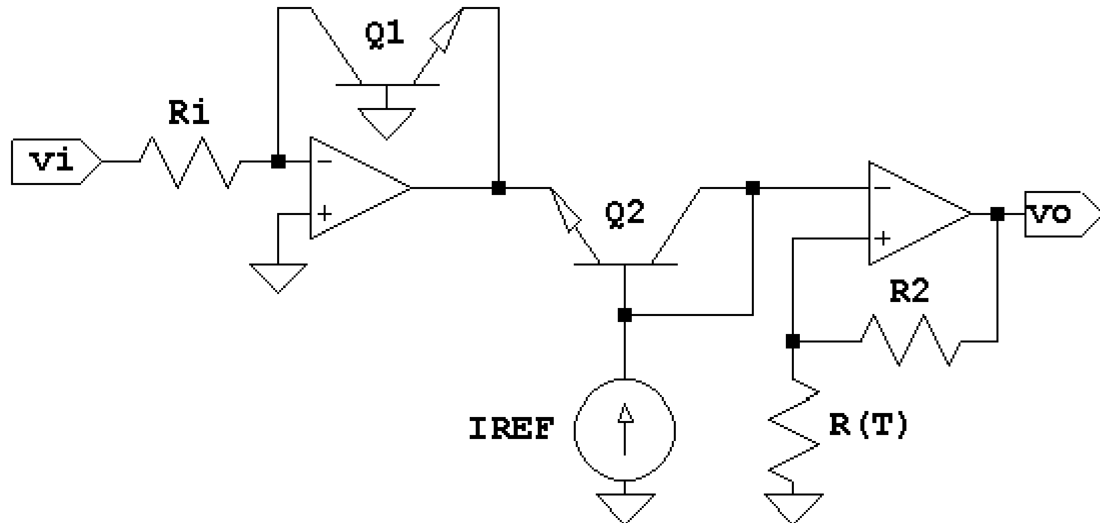


Figura 17.3: Circuito amplificador logarítmico com compensação térmica. R(T) é um termistor, ou seja, uma resistência que varia com a temperatura.

Neste circuito $V_{C2} = V_{BE2} - V_{BE1}$

Como

$Ic_2 \simeq I_{REF}$ (considerando que o hfe_2 seja elevado e, portanto, $Ib_2 = 0$)

$$ic_2 \simeq \alpha_{F2} \cdot I_{ES2} \cdot e^{\frac{q \cdot V_{BE2}}{m \cdot K \cdot T}}$$

então

$$V_{BE2} = \frac{m_2 \cdot K \cdot T_2}{q} \cdot \ln\left(\frac{I_{REF}}{\alpha_{F2} \cdot I_{ES2}}\right).$$

Como

$V_{BE1} = -vo_1$

$$vo_1 = -\frac{m_1 \cdot K \cdot T_1}{q} \cdot \ln\left(\frac{vi}{Ri \cdot \alpha_{F1} \cdot I_{ES1}}\right)$$

então

$$V_{C2} = -\frac{m_1 \cdot K \cdot T_1}{q} \cdot \ln\left(\frac{vi}{Ri \cdot \alpha_{F1} \cdot I_{ES1}}\right) + \frac{m_2 \cdot K \cdot T_2}{q} \cdot \ln\left(\frac{I_{REF}}{\alpha_{F2} \cdot I_{ES2}}\right).$$

Se os transistores forem iguais e estiverem próximos, então é possível considerar:

$T_1 = T_2 = T$,

$m_1 = m_2 = m$,

$\alpha_{F1} = \alpha_{F2} = \alpha_F$ e

$I_{ES1} = I_{ES2} = I_{ES}$.

Desta forma a equação de V_{C2} se reduz a

$$V_{C2} = -\frac{m \cdot K \cdot T}{q} \cdot \left[\ln\left(\frac{V_i}{Ri \cdot \alpha_F \cdot I_{ES}}\right) - \ln\left(\frac{I_{REF}}{\alpha_F \cdot I_{ES}}\right)\right]$$

$$V_{C2} = -\frac{m \cdot K \cdot T}{q} \cdot \ln\left(\frac{V_i}{Ri \cdot \alpha_F \cdot I_{ES}} \cdot \frac{\alpha_F \cdot I_{ES}}{I_{REF}}\right)$$

$$V_{C2} = -\frac{m \cdot K \cdot T}{q} \cdot \ln\left(\frac{V_i}{Ri \cdot I_{REF}}\right)$$

O último AO é apenas um amplificador não inversor de forma que

$$vo = \left(1 + \frac{R_2}{R(T)}\right) \cdot V_{C2}$$

se $R_2 >> R(T)$ então

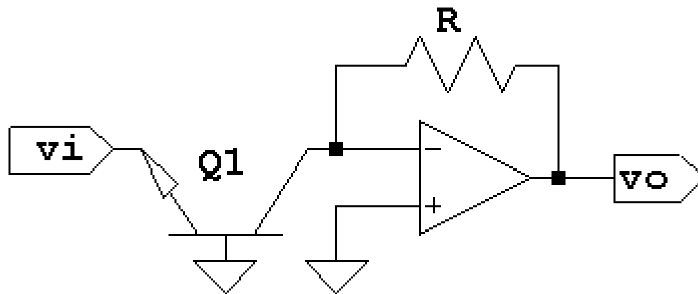
$$vo \approx \frac{R_2}{R(T)} V_{C2}$$

$$vo = -\frac{R_2}{R(T)} \; \frac{\mathrm{m \cdot K \cdot T}}{q} \cdot \; \ln \left(\frac{vi}{Ri \cdot I_{REF}} \right)$$

Desta forma o erro devido a I_{ES} fica eliminado e o erro devido a T é compensado no amplificador de saída que tem o ganho variável com a temperatura.

$$\frac{\Delta vo}{\Delta T}\Big|_{T_0 \approx 300^\circ K} = 3{,}30 \times 10^{-3}\, vo / {}^o C$$

17.4 Conversor Antilogarítmico



Condição: $V_i < 0$

$$i_C = \frac{V_0}{R} \qquad \mathrm{i}_C = \alpha_F I_{ES} (e^{\frac{qV_{BE}}{mkT}} - 1) - I_{ES} (e^{\frac{qV_{BE}}{mkT}} - 1)$$

$V_{CB} = 0$

$V_{BE} = -V_i$

mas $e^{\frac{-qV_i}{mkT}} >> 1$

$$\frac{V_0}{R} = \alpha_F I_{ES} (e^{-\frac{qV_i}{mkT}})$$

$$V_0 = R \alpha_F I_{ES} e \frac{-qV_i}{mkT}$$

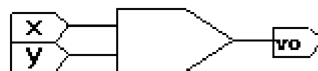
18 Outras Operações com Circuitos Analógicos

18.1 Multiplicador

Os multiplicadores são circuitos capazes de multiplicar duas ou mais entradas. Estes circuitos estão sendo substituídos, com vantagens, por implementações digitais com circuitos dedicados ou processadores de sinais. Apesar disto é comum encontrar multiplicadores analógicos como parte de outros circuitos como os PLL e demoduladores ou na forma discreta em aplicações de frequências elevadas, controle de ganho, amplificadores com ganho controlado por tensão, osciladores com frequência controlada por tensão entre outros. Alguns exemplos comerciais de multiplicadores são o AD834 e o AD633 da Analog Devices e o MPY634 da Texas Instruments.

18.1.1 Multiplicador ideal

O multiplicador analógico ideal tem a seguinte representação.



$$V_0 = \frac{X \cdot Y}{K}$$

São características do multiplicador ideal:

1) impedância de entrada infinita;

2) impedância de saída nula;

3) frequência de corte infinita.

18.1.2 Multiplicador real

Os multiplicadores práticos são alimentados, normalmente, por ±15V e valores típicos para X e Y são ±10V. O valor de K é escolhido de forma a não saturar a saída do multiplicador.

$$K = \sqrt{X_{MAX} \cdot Y_{MAX}} = \sqrt{10 \cdot 10} = 10$$

Com este valor de K, a saída pode assumir o valor máximo de 10V quando X=Y=10V.

O multiplicador real também apresenta uma série de erros que são causados por *offsets* e não linearidades.

$$V_0 = (1 + ke) \cdot \frac{(V_X + x_{os})(V_y + y_{os})}{10} + V_{os} + h(x, y)$$

onde: ke é o erro de ganho; h (x,y) são não linearidades (termos como x^2, y^2, x^2y, xy^2, ...); x_{os} e y_{os} correspondem a tensão de *offset* das entradas (multiplicadores reais apresentam uma saída diferente de zero quando ao menos uma das entradas está em zero volts. Este valor na saída é chamado de *feed through*); Vos é a tensão de *offset* na saída quando x=y=0.

Desenvolvendo-se a equação e desprezando alguns termos, temos:

$$V_0 = \frac{V_x \cdot V_y}{10} + \frac{k_e \cdot V_x \cdot V_y}{10} + \frac{V_x \cdot y_{os}}{10} + \frac{V_y \cdot X_{os}}{10} + V_{os} + h(x, y)$$

a última parcela desta fórmula, referencia um elemento genérico “não linearidades”. Este termo pode ser quantizado se deixarmos uma das entradas do multiplicador fixa e variarmos a tensão na outra entrada. Se levantarmos a curva Vo versus Entrada não teremos uma reta (resposta do multiplicador ideal). Olhando bem a fórmula acima se nota que mesmo com os *offsets* e erros na variável K, a saída deveria ser uma reta. Esta distorção é função de uma série de outros fatores que dependem do método utilizado para a multiplicação e são agregados neste fator único.

Além dos problemas com *offset* os multiplicadores reais apresentam uma série de limitações CA como

1) *settling time* diferente de zero;

2) *slew rate* finito;

3) frequência de corte finita;

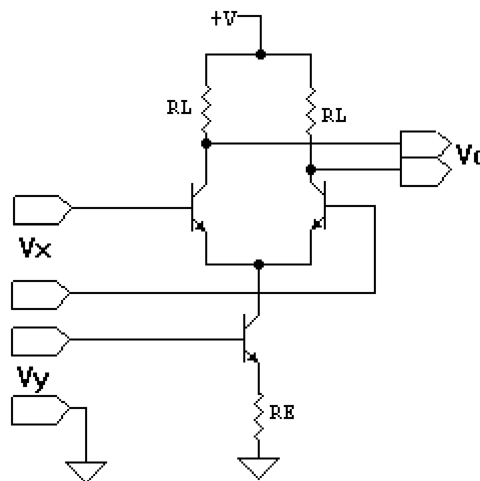
3) x_{os} e y_{os} em função da frequência;

4) não linearidade em função da frequência.

18.2 Técnicas de Multiplicação

18.2.1 Multiplicador por transcondutância variável

O multiplicador de transcondutância variável pode ser implementado com OTAs ou com transistores utilizando as características favoráveis do par diferencial. O circuito, tal como apresentado na figura abaixo, apresenta problemas com variações de I_E devido a Vy. Estas variações causam uma grande excursão da tensão de modo comum em Vo. A tensão V_{BE} do transistor da entrada Vy foi desconsiderada na dedução mas isso nem sempre pode ser feito. Como evolução deste circuito o multiplicador mais comum em circuitos integrados emprega a chamada célula de Gilbert onde mais de um par diferencial com acoplamento cruzado são utilizados para melhorar o desempenho do multiplicador. Um bom material sobre o assunto pode ser encontrado com facilidade no manual do já obsoleto MPY100 da Burr Brown e no Tutorial Analog Multipliers da Analog Devices.



Para o par diferencial, a tensão de saída corresponde a

$$v_O = gm \cdot R_L \cdot v_X \ .$$

A transcondutância do estágio (gm), é dado por

$$gm = \frac{I_E}{V_T}$$

onde V_T é a tensão térmica do transistor (≈ 25mV na temperatura ambiente)

No arranjo apresentado, gm é modulado pela entrada V_Y de forma que

$$gm = \frac{v_Y}{R_E \cdot V_T} \ .$$

Substituindo este valor de gm na equação da tensão de saída do par diferencial temos

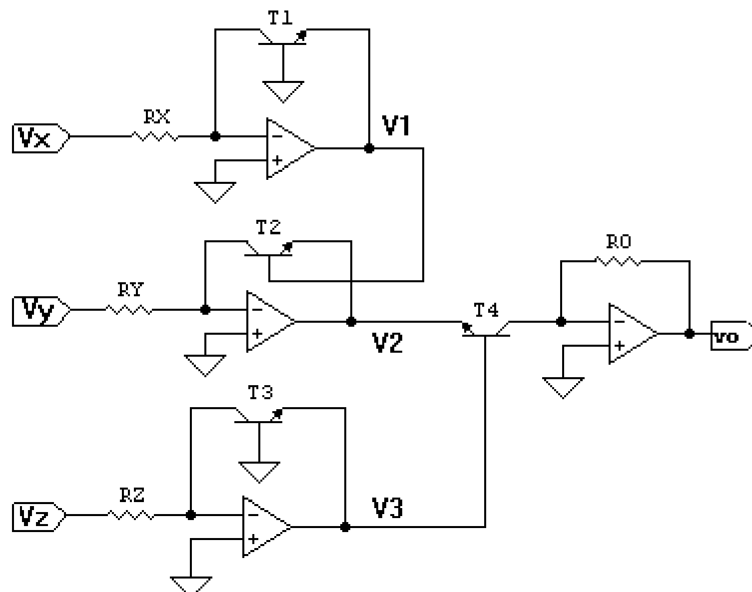
$$v_O = \frac{v_Y}{R_E \cdot V_T} \cdot R_L \cdot v_X$$

logo

$$v_O = \frac{R_L}{R_E \cdot V_T} \cdot v_X \cdot v_Y$$

18.2.2 Multiplicador com conversor Log-Anti Log

Amplificadores logarítmicos combinados com circuitos anti log, são uma alternativa para a multiplicação de duas variáveis. O circuito abaixo mostra com isso pode ser realizado.



As tensões v_1 e v_3 são as tensões v_{BE} dos transistores T1 e T3 dadas por

$$v_1 = -\frac{K \cdot T_1}{q} \cdot \ln\left(\frac{\frac{v_X}{Rx}}{I_{ES1}}\right)$$

$$v_3 = -\frac{K \cdot T_3}{q} \cdot \ln\left(\frac{\frac{v_Z}{Rz}}{I_{ES3}}\right).$$

Subtraindo as duas equações obtêm-se

$$v_3 - v_1 = -\frac{K \cdot T_3}{q} \cdot \ln\left(\frac{\frac{v_Z}{Rz}}{I_{ES3}}\right) + \frac{K \cdot T_1}{q} \cdot \ln\left(\frac{\frac{v_X}{Rx}}{I_{ES1}}\right)$$

$$v_3 - v_1 = \frac{K \cdot T}{q} \cdot \ln\left(\frac{\frac{v_X}{Rx}}{\frac{v_Z}{Rz}}\right)$$

As diferenças de potencial entre v_1 e v_2 e entre v_3 e v_2 correspondem as tensões v_{BE} dos transistores T2 e T4 respectivamente, e podem ser obtidas pelas equações

$$v_1 - v_2 = \frac{K \cdot T_2}{q} \cdot \ln\left(\frac{\frac{v_Y}{Ry}}{I_{ES2}}\right)$$

$$v_3 - v_2 = \frac{K \cdot T_4}{q} \cdot \ln\left(\frac{\frac{v_O}{Ro}}{I_{ES4}}\right).$$

Estas equações podem ser utilizadas para se obter a diferença entre as tensões v_1 e v_3

$$v_3 - v_1 = \frac{K \cdot T_4}{q} \cdot \ln\left(\frac{\frac{v_O}{Ro}}{I_{ES4}}\right) + v_2 - \frac{K \cdot T_2}{q} \cdot \ln\left(\frac{\frac{v_Y}{Ry}}{I_{ES2}}\right) - v_2$$

e se todos os transistores são mantidos a mesma temperatura além de serem iguais, temos

$$v_3 - v_1 = \frac{K \cdot T}{q} \cdot \ln\left(\frac{\frac{v_O}{Ro}}{\frac{v_Y}{Ry}}\right)$$

As duas equações que descrevem a diferença de potencial entre v_3 e v_1 devem ser iguais, logo

$$\left(\frac{\frac{v_X}{Rx}}{\frac{v_Z}{Rz}}\right)=\left(\frac{\frac{v_O}{Ro}}{\frac{v_Y}{Ry}}\right)$$

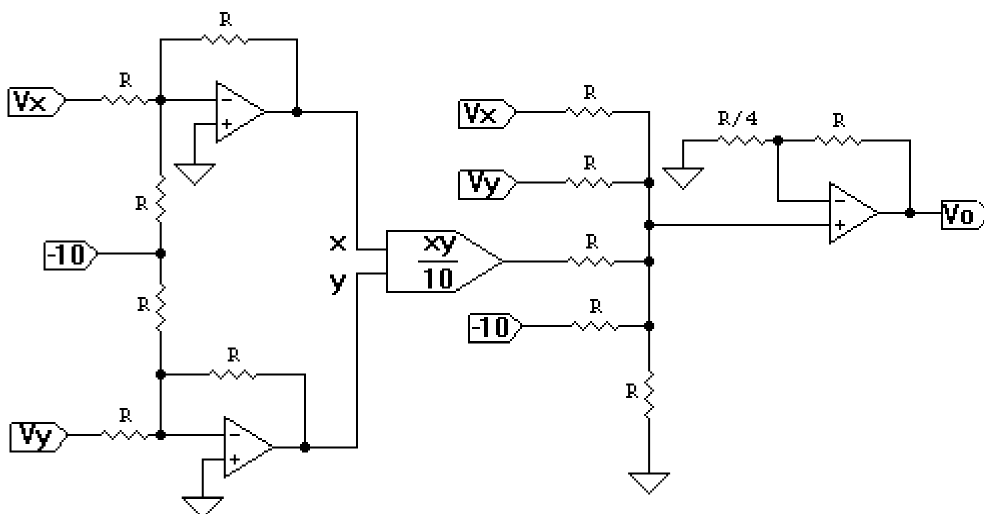
$$v_O=\frac{v_X \cdot v_Y}{v_Z} \cdot \frac{Ro \cdot Rz}{Rx \cdot Ry} \ .$$

Se todas as resistências tem o mesmo valor e v_Z = 10V então obtemos para a saída

$$v_O=\frac{v_X \cdot v_Y}{10}$$

18.2.3 Multiplicador de quase 4 quadrantes

O multiplicador logarítmico, entretanto, só multiplica sinais do terceiro quadrante (as duas entradas devem ser negativas). Para obter um multiplicador de 4 quadrantes a partir do multiplicador logarítmico apresentado, podemos utilizar o circuito da figura abaixo.



As entradas do amplificador são

$$x=10-v_X$$

$$y = 10 - v_Y$$

A saída do multiplicador é

$$\frac{x \cdot y}{10} = \frac{1}{10} \cdot \left(100 - 10 \cdot v_X - 10 \cdot v_Y + v_X \cdot v_Y\right) = \frac{v_X \cdot v_Y}{10} + 10 - v_X - v_Y \ .$$

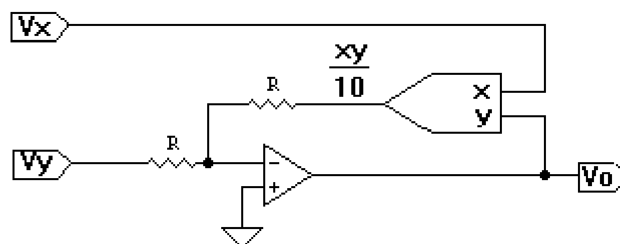
Último estágio do circuito é um somador que adiciona –10V, v_X e v_Y a saída do multiplicador, de forma que

$$v_O = \frac{v_X \cdot v_Y}{10}$$

18.3 Circuitos de aplicação direta dos multiplicadores de tensão

18.3.1 Circuito divisor

Um divisor analógico pode ser obtido a partir de um multiplicador conforme apresentado no circuito da figura abaixo.



Sendo a corrente na entrada v_Y igual a corrente que flui pela saída do multiplicador

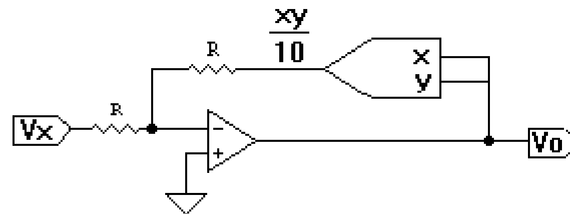
$$\frac{\frac{v_X \cdot v_O}{10}}{R} = -\frac{v_Y}{R}$$

$$\frac{v_X \cdot v_O}{10} = -v_Y$$

$$v_O = -10 \cdot \frac{v_Y}{v_X}$$

18.3.2 Circuito extrator de raiz quadrada

Um extrator de raiz quadrada pode ser implementado a partir do circuito multiplicador conforme apresentado na figura abaixo.

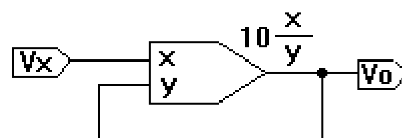


$$\frac{v_O^2}{10\cdot R}=-\frac{v_X}{R}$$

$$v_O^2=-10\cdot v_X$$

$v_O=\sqrt{-10\cdot v_X}$ (apenas para entradas negativas)

Alternativamente é possível utilizar o circuito da figura abaixo

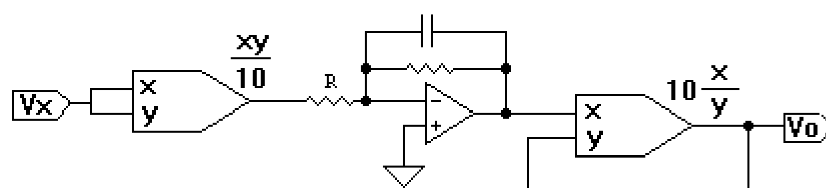


$$v_O=10\cdot\frac{v_X}{v_O}$$

$v_O=\sqrt{10\cdot v_X}$ (apenas para entradas positivas)

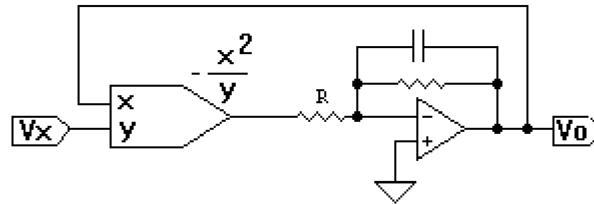
18.3.3 Circuito conversor RMS-DC

Um conversor dito explícito de valor RMS para DC pode ser obtido pelo circuito da figura abaixo.



$$v_{ORMS}=\sqrt{\frac{1}{T}\cdot\int_0^T v_X^2(t)\cdot dt}$$

Um circuito implícito pode ser obtido conforme figura abaixo.



$$v_{ORMS}=-\frac{1}{R\cdot C}\cdot\int -\frac{v_X^2}{v_O}\cdot dt$$

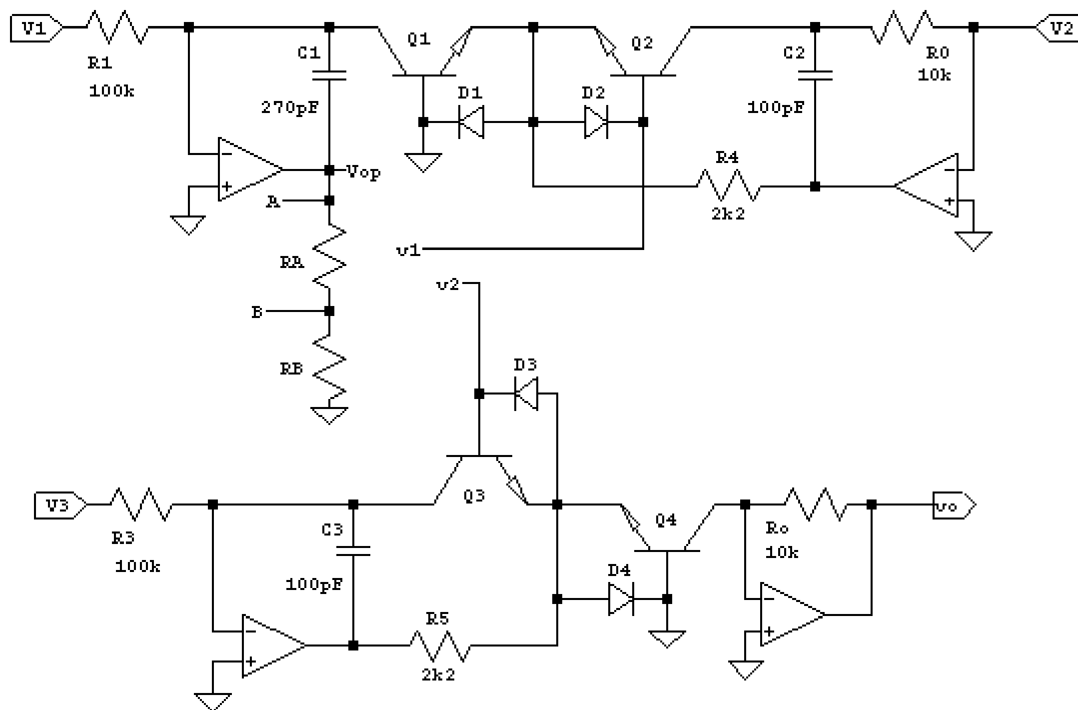
Para o funcionamento do circuito acima é necessário que o AO esteja funcionando como um integrador. Se isto acontecer então a tensão eficaz, que é a tensão de saída deste circuito, é um valor constante e pode ser retirada da integral.

$$v_O^2=\frac{1}{R\cdot C}\cdot\int v_X^2\cdot dt$$

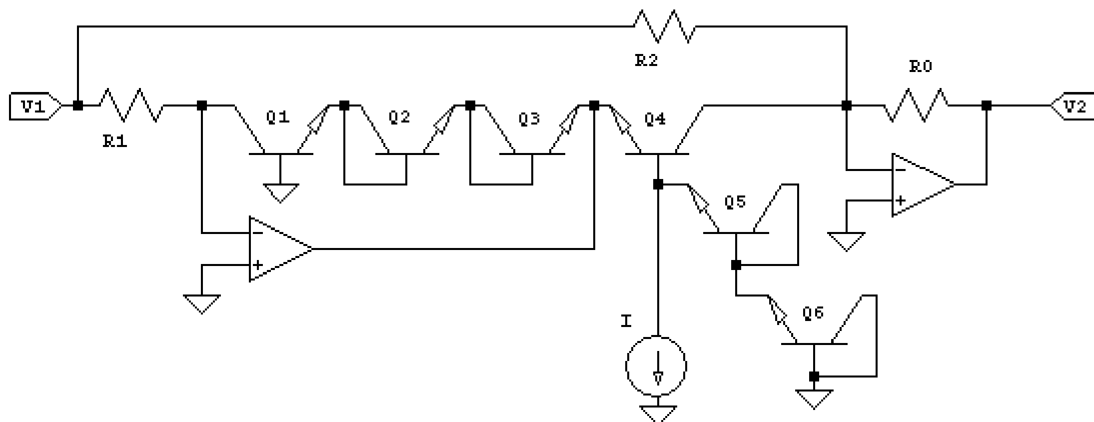
$$v_O=\sqrt{\frac{1}{R\cdot C}\cdot\int v_X^2\cdot dt}$$

18.4 Exercícios

1) Com o circuito abaixo implementar $v_0=k\cdot\left(\frac{v_1}{v_2}\right)^x\cdot v_3$. Resolver o problema para três casos distintos: x>0, x<0 e x=0. Interconectar os dois circuitos da forma que for necessária para obter cada valor de x.

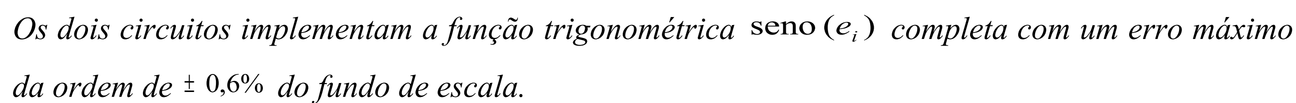


2) Considerando os AO ideais, com tensão máxima de saída de ±15V, hfe≅500, transistores idênticos e à mesma temperatura: a) Analisar o circuito abaixo e calcular $vo(vi)$; b) Sabendo-se que o polinômio $x^3/6 - x$ é uma boa aproximação da função –sen(x), implemente este polinômio utilizando o circuito abaixo. Para tanto considere I=1mA, R1=15kΩ. Utilize valores comerciais para os resistores calculados. c) Qual a principal desvantagem deste sintetizador de senoide?



Considerar $i_C \simeq \alpha_F \cdot I_{ES} \cdot \exp\left(\frac{v_{BE}}{m \cdot V_T}\right)$

3) Para os circuitos abaixo calcular a equação da tensão de saída em função da tensão de entrada. Desenhar em papel milimetrado a curva $e_0 \times e_i$ para $-\pi/2V \le e_i \le +\pi/2V$. Que função matemática estes circuitos implementam?



Os dois circuitos implementam a função trigonométrica $\text{seno}\,(e_i)$ *completa com um erro máximo da ordem de* $\pm\,0{,}6\%$ *do fundo de escala.*

19 Geradores de Função

19.1 Introdução

Geradores de função são circuitos capazes de gerar formas de onda de tensão (normalmente) em formatos variados e com baixa amplitude. As formas de onda mais comuns, disponíveis em quase todos os geradores são:

1) senoidal: usada entre outras coisas para a verificação da resposta em frequência;

2) triangular: usada entre outras coisas para a verificação da linearidade;

4) retangular: usada entre outras coisas para a verificação de transitórios.

Além destas, os geradores ainda podem apresentar ondas derivadas das anteriores:

1) pulsos;

2) rampas;

3) salva (*burst*)

4) composição de funções.

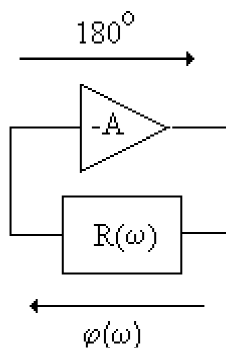
Existem CIs prontos para geradores de função. Exemplos são o MAX038, o ICL8038 e o XR2206. Estes CIs estão todos obsoletos Um dos poucos circuitos que sobraram para esta função foi o NTE864. Novos circuitos para estas funções utilizam técnicas digitais para a geração de formas de onda assim como o AD5932 o AD9833 e outros.

19.2 Osciladores harmônicos (lineares)

Estes geradores produzem senoides com baixa distorção harmônica. Para que eles funcionem é necessário que os polos da função de transferência estejam sobre o eixo $j\omega$. Lembre-se, quando isto acontece, a solução para a equação diferencial formada, contém uma senoide não amortecida. Estudando teoria de controle percebemos que um sistema realimentado, pode oscilar. Para isto, a condição fundamental é que, abrindo o laço de realimentação, e percorrendo tal laço, obtemos um sinal com módulo e fase equivalente a $-1\angle 180^{\circ}$. Ou seja uma rotação de fase de 360°. Estes osciladores, entretanto, não serão estudados nesta disciplina. A pesar disto uma lista de alguns dos tipos mais comuns é fornecida abaixo.

19.2.1 Giro completo de fase

Osciladores por deslocamento de fase, Hartley e Colpitts



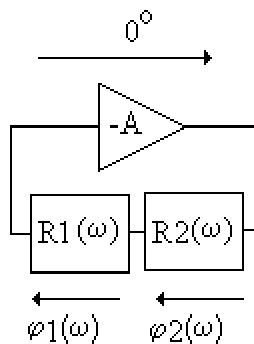
$\varphi_A = 180, \varphi_R(w_0) = 180°$

Oscila porque:

$\varphi_{TOT} = \varphi_A + \varphi_R(w_0) = 180^\circ + 180^\circ = 360^\circ$

19.2.2 Avanço – atraso

Oscilador em Ponte de Wien, Sallen -Key



Avanço: derivador. Atraso: integrador.

$\varphi_A = 0^0, \varphi_{R1}(w_0) = -\varphi_{R2}(w_0)$

oscila porque:

$\varphi_{TOT} = \varphi_A + \varphi_{R1}(w_0) + \varphi_{R2}(w_0) = 0^0 + \Delta\varphi - \Delta\varphi = 0^0$

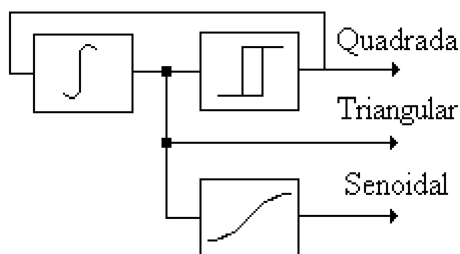
19.2.3 Estabilidade de amplitude

Quando tentamos variar a frequência de oscilação de um oscilador harmônico normalmente, modificamos também o ganho de laço de realimentação de forma que este pode parar de oscilar ou distorcer o sinal gerado. Para corrigir este problema, precisamos de um controle automático de ganho (CAG). Pode ser construído com circuitos a base de diodos para alterar o ganho do amplificador em função da amplitude da onda ou com circuitos onde uma tensão pode ser controlada por outra como nos multiplicadores ou OTA.

19.3 Osciladores não harmônicos (não lineares)

No diagrama de blocos mostrado abaixo, a saída do integrador fornece uma onda triangular. Desta onda também é obtida a onda senoidal, bastando para isto a sua conformação, seja com filtros

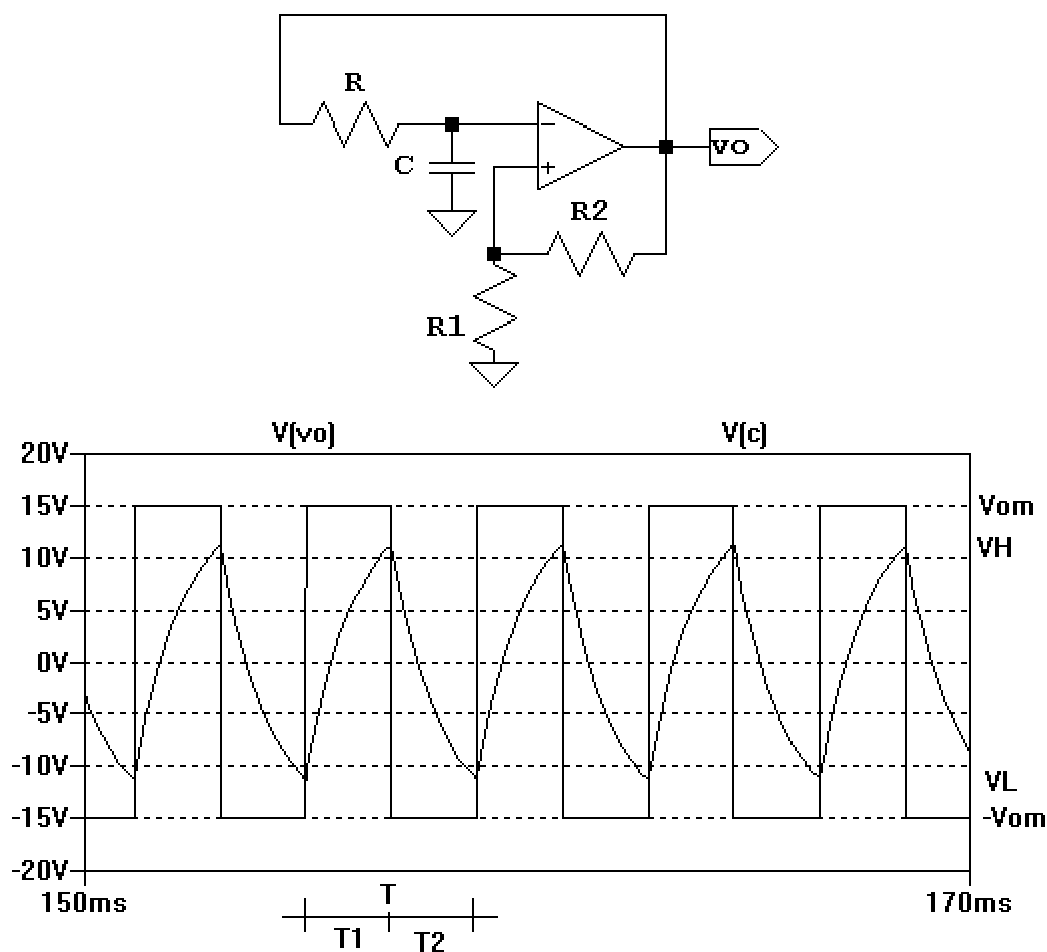
variáveis ou com circuitos de ganho variável. Da triangular também obtém-se a onda quadrada, quando esta é aplicada a entrada de um comparador (normalmente com histerese).



Para o cálculo da frequência de oscilação basta determinar as tensões de comparação e a equação de saída do integrador. Com base nestes dois dados é possível determinar quanto tempo é gasto até que a saída da onda triangular atinja a tensão de comparação.

19.3.1 Gerador de onda retangular

Um exemplo bem simples de oscilador não harmônico, para gerar onda quadrada, é apresentado abaixo



R=10k, C=0,1uF, R1=5k, R2=10k, Vcc=15V.

O equacionamento do problema passa pela determinação das tensões de comparação e pela equação da tensão de carga e descarga sobre o capacitor.

$$V_H = V_{OM} \cdot \frac{R_1}{R_1 + R_2}$$

$$V_L = -V_{OM} \cdot \frac{R_1}{R_1 + R_2}$$

$$V_{H,L} = \pm V_{OM} \cdot \beta$$

onde

$$\beta = \frac{R_1}{R_1 + R_2}$$

No circuito:

Carga de capacitor com tensão constante em um circuito RC série.

$$V = V_i + (V_\infty - V_i) \cdot (1 - e^{-t/\tau})$$

onde τ é a constante de tempo

$$T = -\tau \cdot \ln\left(\frac{V_\infty - V_F}{V_\infty - V_i}\right)$$

tempo para V_F

Aplicando isto ao problema temos que

$$V_\infty = V_{OM}$$

$$V_i = -V_{0M} \cdot \frac{R_1}{R_1 + R_2}$$

$$V_F = V_{0M} \cdot \frac{R_1}{R_1 + R_2}$$

$$T_1 = -\tau \cdot \ln\left(\frac{1 - \frac{R_1}{R_1 + R_2}}{1 + \frac{R_1}{R_1 + R_2}}\right)$$

T1=T2

$$T_1 = -\tau \cdot \ln\left(\frac{R_2}{2 \cdot R_1 + R_2}\right)$$

$$T_1 = \tau \cdot \ln\left(\frac{2 \cdot R_1}{R_2} + 1\right)$$

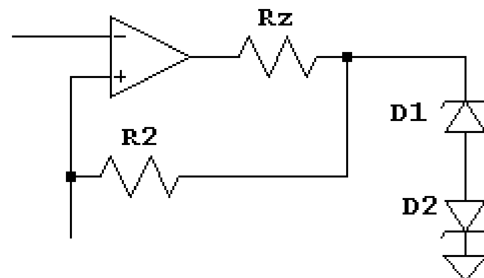
mas $T_1 = T_2$, então

$$T = 2 \cdot R \cdot C \cdot \ln\left(\frac{2 \cdot R_1}{R_2} + 1\right)$$

$$T = -2 \cdot \tau \cdot \ln\left(\frac{1 - \beta}{1 + \beta}\right)$$

19.3.1.1 Alterações no circuito

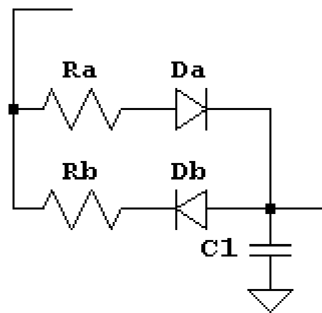
a) Limitação de V_{0M}



$$V_{0M} = V_Z + 0{,}7$$

Rz deve estar entre 47 e 470 ohms, depende da constante de tempo RC e R2. Procurar fazer Rz<<R2 e Rz<<R

b) Ciclos Assimétricos: $T_1 \neq T_2$.



$$\tau_1 = R_a C \ , \ \tau_2 = R_b C$$

$$\tau = \tau_1 + \tau_2$$

$$\tau = (R_a + R_b) C$$

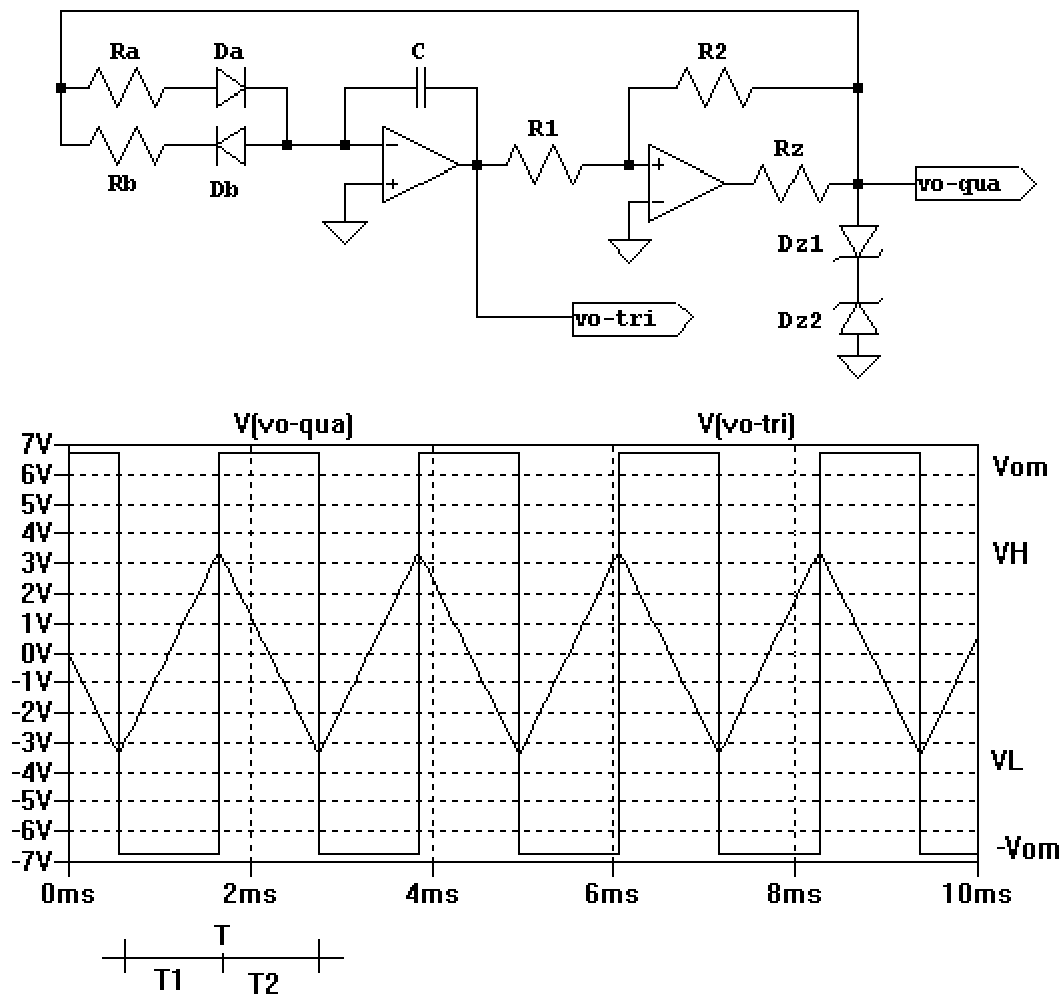
Note que, neste exemplo, foram utilizadas apenas as resistências Ra e Rb, como se o diodo fosse ideal.

c) O circuito RC do circuito não é um integrador puro. Só será um integrador puro para alimentação com fonte de corrente e este não é o caso. Entretanto para frequências de funcionamento acima do polo (1/RC) o circuito se comporta de forma semelhante ao integrador puro e a onda formada é puramente triangular. A pesar disto, quanto maior a frequência de trabalho menor a amplitude da onda triangular.

$$T(s) = \frac{1/RC}{S + 1/RC}$$

19.3.2 Gerador de onda triangular com AO

Um gerador de onda triangular, com a mesma topologia apresentada anteriormente, porém com a substituição do circuito RC por um integrador de tensão, é apresentado na figura abaixo.



Ra=Rb=10k, Da=Db=1N4148, C=0,1uF, R1=5k, R2=10k, Rz=1k, Vz=6,2V

O cálculo do circuito continua sendo realizado da mesma forma. É necessário determinar as equações de carga e descarga do capacitor e as tensões de comparação. As equações podem ser escritas para cada trecho da onda triangular separadamente.

a) Integrador:

$$V_o Tri(t) = -V_o Qua \cdot \frac{1}{R \cdot C} \cdot t + V_o Tri(t_0)$$

$$T(s) = -\frac{1}{R \cdot C \cdot S}$$ (integrador puro, ou seja, polo na origem)

b) Histerese:

A saída do comparador se altera quando

$$V_+ = 0 \ .$$

Como

$$V_{+}=\frac{V_o Qua\cdot R_1+V_o Tri\cdot R_2}{R_1+R_2}$$

então

$$V_o Tri=-V_o Qua\cdot\frac{R_1}{R_2}\ .$$

logo os níveis de comparação são

$$V_H=V_o Qua\cdot\frac{R_1}{R_2}$$

$$V_L=-V_o Qua\cdot\frac{R_1}{R_2}$$

onde

$$\mathrm{V}_o Qua=V_Z+0{,}7$$

Assim, levando em conta a condição inicial

$$V_o Tri(t)=-V_o Qua\cdot\frac{1}{R\cdot C}\cdot t+V_o Tri(t_0)$$

$$-V_o Qua\frac{R_1}{R_2}=-V_o Qua\cdot\frac{1}{R\cdot C}\cdot T_1+V_o Qua\cdot\frac{R_1}{R_2}$$

$$T_1=2\cdot\frac{R_1}{R_2}R\cdot C\ .$$

Se $T_1=T_2$

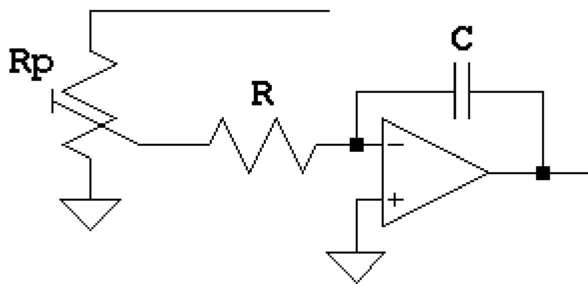
então

$$T = 4 \cdot \frac{R_1}{R_2} \cdot R \cdot C$$

ou $$f = \frac{R_2}{4 \cdot R_1 \cdot R \cdot C}$$

19.3.2.1 Alterações no circuito

a) controle de frequência:



Sendo uma variável x tal que $0 \leq x \leq 1$

$$R_p << R$$

$$V_o Qua' = x \cdot V_o Qua$$

$$V_o Tri(t) = -V_o Qua' \cdot \frac{1}{R \cdot C} \cdot t + V_o Tri(t_0)$$

$$-V_o Qua_{MAX} \cdot \frac{R_1}{R_2} = -x \cdot V_o Qua_{MAX} \cdot \frac{1}{R \cdot C} \cdot T_1 + V_o Qua_{MAX} \cdot \frac{R_1}{R_2}$$

$$T_1 = \frac{2}{x} \cdot \frac{R_1}{R_2} \cdot R \cdot C$$

Se T1 = T2

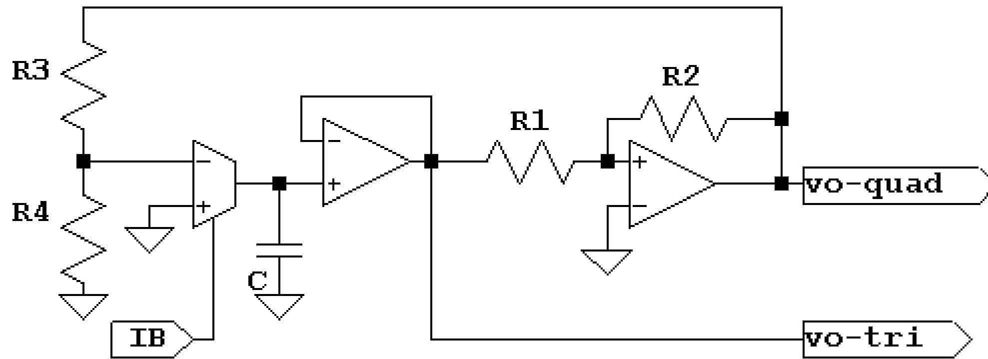
então

$$T = \frac{4}{x} \cdot \frac{R_1}{R_2} \cdot R \cdot C$$

ou $f = \frac{R_2}{4 \cdot R_1 \cdot R \cdot C} \cdot x$

$f \propto x$

19.3.2.2 Gerador de onda triangular com OTA



Como visto anteriormente (capítulo 4) as equações que descrevem o comportamento do OTA são as seguintes:

$$i_O = A_g \cdot (v^+ - v^-)$$

$$A_g = K \cdot I_B$$

$$i_O = K \cdot I_B \cdot (v^+ - v^-)$$

Considerando a saída triangular como v_1 e a saída quadrada como v_2:

a) o integrador

$$v_1(t) = i_O \cdot \frac{1}{C} \cdot \mathrm{t} + \mathrm{v}_1(t_O)$$

$$v_1(t) = A_g \cdot v_2 \cdot \frac{R_4}{R_3 + R_4} \cdot \frac{1}{C} \cdot t + v_1(t_O)$$

$$v_1(t) = -\frac{A_g \cdot R_4 \cdot v_2}{(R_3 + R_4) \cdot C} \cdot t + v_1(t_O)$$

b) o comparador

$$V_H = V_{Máx} \cdot \frac{R_1}{R_2}$$

$$V_L = V_{Máx} \cdot \frac{R_1}{R_2}$$

c) a metade do período pode ser obtido igualando a tensão V_H a tensão $v_1(t)$

$$V_{Máx} \cdot \frac{R_1}{R_2} = -\frac{A_g \cdot R_4 \cdot V_{\text{Máx}}}{(R_3 + R_4) \cdot C} \cdot T_1 - V_{Máx} \cdot \frac{R_1}{R_2}$$

$$T_1 = \frac{2 \cdot R_1 \cdot (R_3 + R_4) \cdot C}{A_g \cdot R_2 \cdot R_4}$$

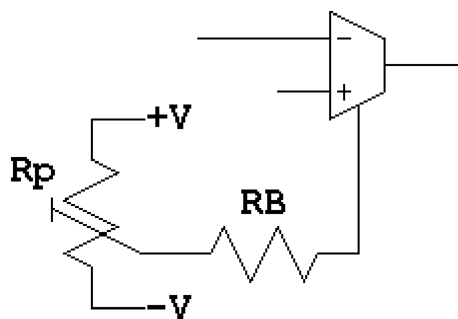
se o tempo de carga for igual ao tempo de descarga

$$f_O = \frac{A_g \cdot R_2 \cdot R_4}{4 \cdot R_1 (R_3 + R_4) \cdot C}$$

$$f_O = \frac{K \cdot I_B \cdot R_2 \cdot R_4}{4 \cdot R_1 (R_3 + R_4) \cdot C}$$

b) o controle linear da frequência

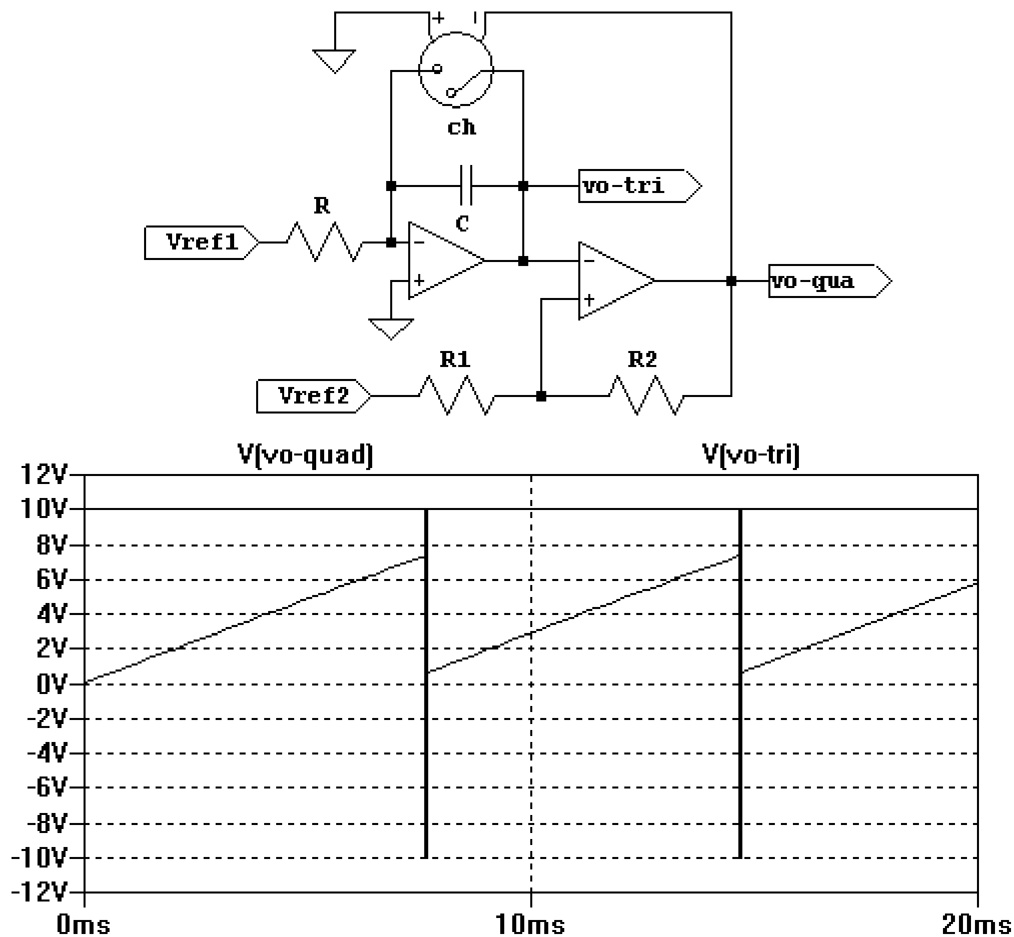
Controlando I_B é possível fazer um VCO (oscilador controlado por tensão)



O integrado CA3086 (OTA) permite variar Ag linearmente ao longo de 3 décadas (10^3 vezes) pela simples alteração do valor de IB. Isto permite fazer um VCO de 10Hz até 10kHz.

19.3.3 Gerador de rampa ou dente de serra

Uma chave controlada por tensão pode ser utilizada para curto-circuitar o capacitor do oscilador. Isto faz com que o tempo de descarga seja zero e com isto se consegue um gerador de rampa ou dente de serra. Um exemplo pode ser visto na figura abaixo.



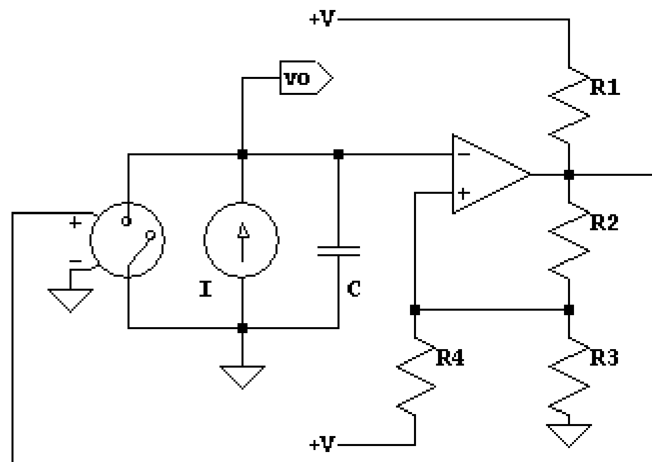
R1=5k, R2=10k, Vref2=6V, Vref1=-1V, R=10k, C=0,1u, VCC=10V, ChaveOn=200R, ChaveOff=1MR.

Neste exemplo a chave fecha quando a tensão da onda quadrada é negativa.

$$Vsubida = \frac{V_{Ref1}}{R \cdot C} \cdot t$$

$$Vdescida = V_{Ref2} \cdot e^{-\frac{t}{Rchave \cdot C}}$$

Uma outra possibilidade é mostrada abaixo. Note que este circuito também apresenta uma chave para descarregar rapidamente o capacitor.



Neste exemplo o comparador apresenta saída em coletor aberto, a chave fecha com controle em zero e $R_4 >> R_3$, R_2 e R_1

$$Vsubida = \frac{I}{C} \cdot t$$

$$V_{MAX} = \frac{V \cdot R3}{R1 + R2 + R3}$$

$$V_{MIN} = \frac{V \cdot (R2 // R3)}{R4 + (R2 // R3)}$$

$$Vdescida = \frac{V \cdot R3}{R1 + R2 + R3} \cdot e^{-\frac{t}{Rchave \cdot C}}$$

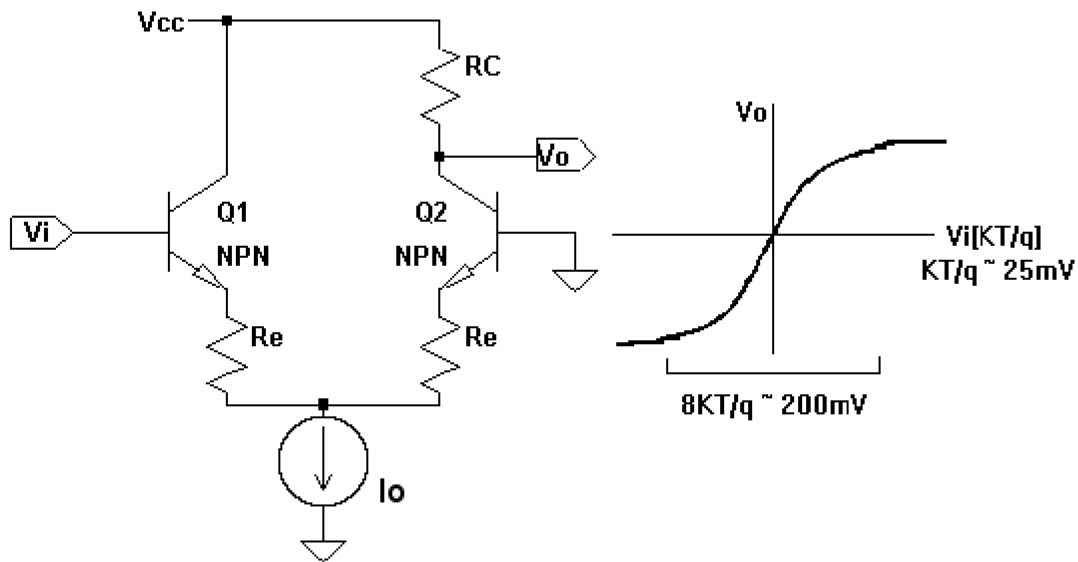
19.3.4 Onda senoidal por conformação de triangular

Uma forma de se obter forma de onda senoidal é através da conformação de uma onda triangular. Três alternativas para fazer isto são a utilização da característica logarítmica de um par diferencial ou de circuitos com ganho variável (construídos com diodos atuando como chave) e o uso funções matemáticas e de expansão em séries. Estas duas alternativas são bem exploradas no *Application Note* AN-263 da National Semiconductor.

19.3.4.1 Característica Logarítmica do Par Diferencial

O amplificador diferencial com transistores não pode ser considerado linear se o sinal aplicado a sua entrada for de grande amplitude, ou seja, muito maior que 25mV. A figura abaixo

mostra um par diferencial e a sua curva Vo x Vi para tensões de entrada de aproximadamente ±100mV



Nestes casos a corrente de emissor deve ser aproximada por

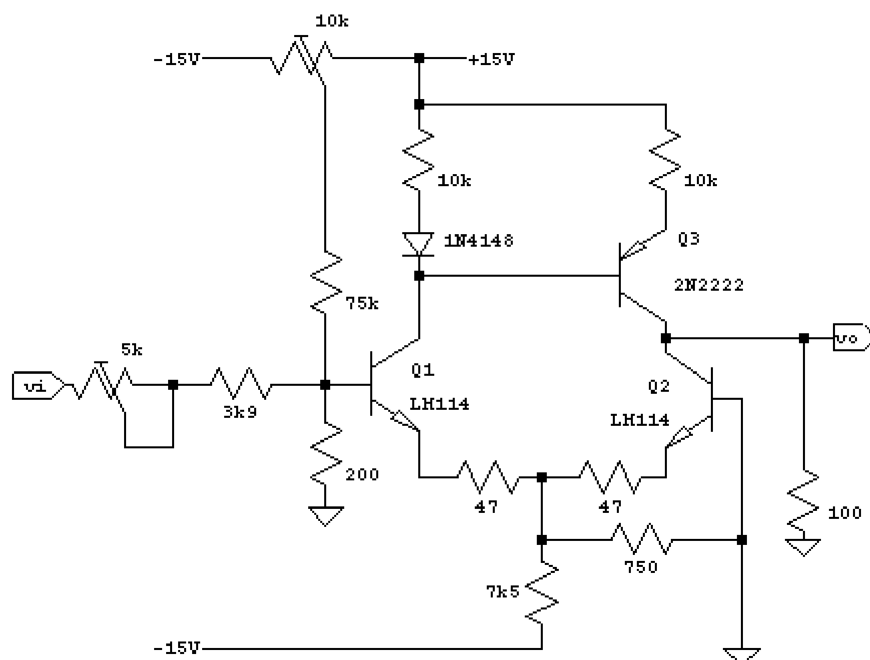
$$i_E=\frac{1}{2}\cdot Io\cdot \tanh\left\{20\cdot\left[Vi-i_E\cdot 2\cdot\left(R_e+\frac{R_B}{\beta_0}\right)\right]\right\}$$, onde R_B representa eventuais impedâncias da base.

Considerando

$$Taylor(\sin(x))=x-\frac{x^3}{3}!+\frac{x^5}{5}!-...$$

$$Taylor(\tanh(x))=x-\frac{x^3}{3}+\frac{2\cdot x^5}{15}-...$$

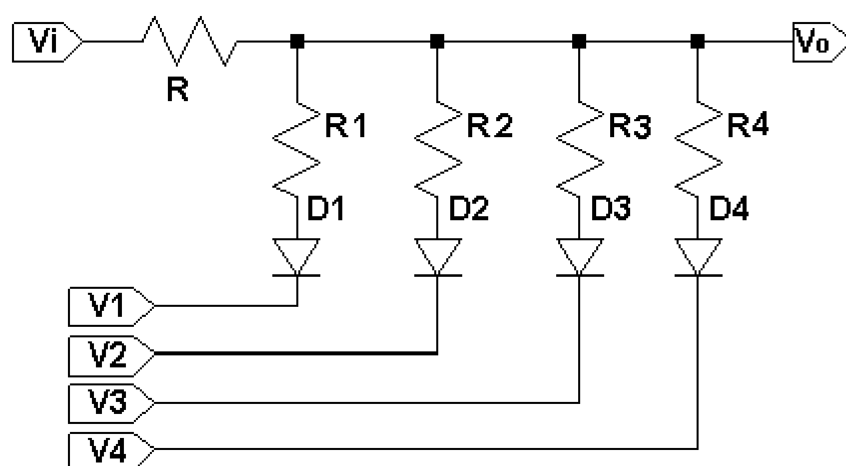
temos que a característica não linear do par diferencial pode ser utilizada para transformar uma onda triangular em uma aproximação para a senoide. Esta abordagem permite valores de tensão de entrada da ordem de 200mVpp com distorção harmônica (THD) de 1 a 0,1%.



Saída senoidal com 200mVpp e 0,6% de distorção. O potenciômetro de 10k é utilizado para ajuste de simetria e o de 5k para ajustar o formato da onda senoidal.

19.3.4.2 Conformador com diodos

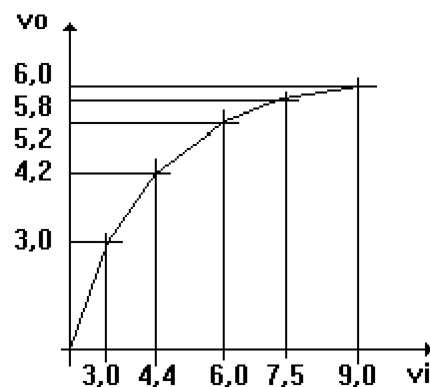
Um conformador com diodos pode ser construído de forma que a medida que a tensão de entrada aumenta alguns diodos do circuito passam a conduzir inserido ou retirando elementos do circuito. No exemplo abaixo, onde V1, V2, V3 e V4 são tensões positivas, os diodos D1, D2, D3 e D4 estão normalmente cortados. A medida que Vi aumenta estes diodos gradativamente entram em condução criando um divisor resistivo.



Este divisor resistivo atenua a transferência do sinal de entrada para a saída. Observando o gráfico abaixo se observa que a medida que cada diodo entra em condução a inclinação da curva vo

contra vi diminui. A curva abaixo deve ser construída de forma a transformar uma reta (vi) numa aproximação de senoide (vo).

A partir do desenho da tensão de entrada (triangular) e de saída (senoide) marcam-se os pontos utilizados para aproximar a senoide por segmentos de reta. Uma vez determinados os valores das ordenadas calculam-se os valores das abcissas. Por exemplo, para uma onda triangular com tensão entre 0 e 9V é possível criar ¼ de senoide com as tensões de saída estipuladas em v_{O1}=3,0, v_{O2}=4,2, v_{O3}=5,2, v_{O4}=5,8, v_{O5}=6,0.



$$v_{iX} \approx v_{OMáx} \cdot arcsen\frac{v_{OX}}{v_{OMáx}}$$

$$v_{i1} \approx 6 \cdot arcsen\frac{v_{O1}}{v_{O5}} = 3$$

$$v_{i2} \approx 6 \cdot arcsen\frac{v_{O2}}{v_{O5}} = 4{,}4$$

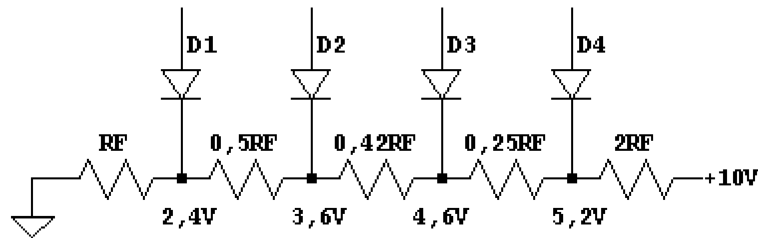
$$v_{i3} \approx 6 \cdot arcsen\frac{v_{O2}}{v_{O5}} = 6{,}0$$

$$v_{i4} \approx 6 \cdot arcsen\frac{v_{O4}}{v_{O5}} = 7{,}5$$

Os valores para as fontes de tensão devem ser obtidas a partir de v_{Ox} descontando-se as quedas de tensão sobre os diodos.

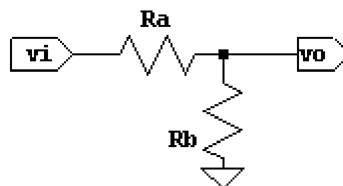
V_1=2,4V, V_2=3,6V, V_3=4,6V, V_4=5,2V e V_5=5,4V

A implementação prática das fontes pode ser realizada com o divisor de tensão apresentado abaixo



onde R>>R_F (para que os resistores das fontes não interfiram nas associações de resistores do conformador). Alternativamente podem ser utilizados *buffers* para isolar as fontes do circuito do conformador. A tensão de 10V, em ambos os casos deve ser bem regulada.

Uma vez determinados os valores de tensão de entrada e saída para os pontos de quebra (pontos de condução dos diodos) determinam-se os resistores. De maneira geral, quando os diodos conduzem anexam mais um resistor ao circuito, transformando-o no equivalente da figura abaixo.



onde

$$\frac{\Delta v_i}{\Delta v_O} = 1 + \frac{R_a}{R_b}$$

$$R_a = R$$

R_b é o paralelo dos resistores (R_1, R_2, R_3 e R_4) que estiverem conduzindo no momento.

Para o primeiro segmento de reta:

$\frac{\Delta v_i}{\Delta v_O} = 1$ significa que não há nenhum resistor R_i conduzindo ($R_b = \infty$)

Para o segundo segmento de reta:

$$\frac{\Delta v_i}{\Delta v_O}=\frac{v_2-v_1}{v_{O2}-v_{O1}}=1,167; \quad \frac{\Delta v_i}{\Delta v_O}=1+\frac{R}{R_1}; \; R_1=6\mathrm{R}$$

Para o terceiro segmento de reta:

$$\frac{\Delta v_i}{\Delta v_O}=\frac{v_3-v_2}{v_{O3}-v_{O2}}=1,6; \quad \frac{\Delta v_i}{\Delta v_O}=1+\frac{R}{R_1 // R_2}; \; R_1 // R_2=1,67\,R; \quad R_2=2,31\,R$$

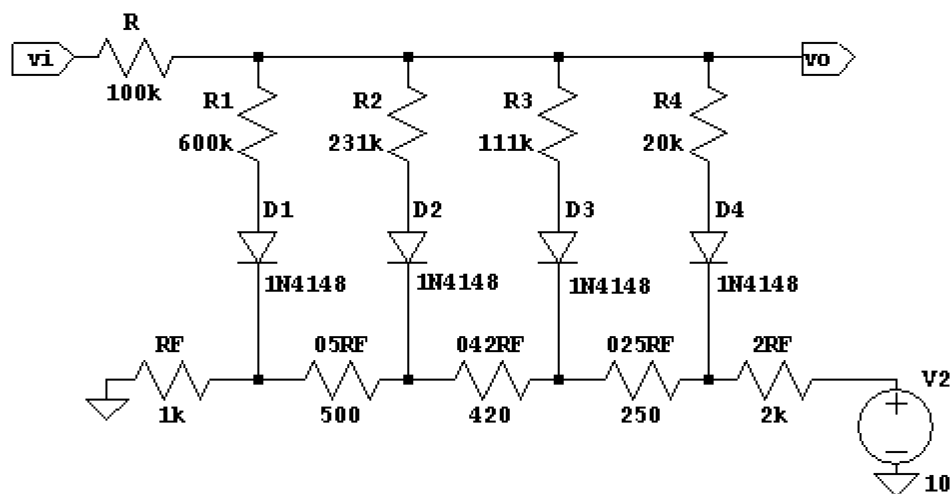
Para o quarto segmento de reta:

$$\frac{\Delta v_i}{\Delta v_O}=\frac{v_4-v_3}{v_{O4}-v_{O3}}=2,5; \quad \frac{\Delta v_i}{\Delta v_O}=1+\frac{R}{R_1 // R_2 // R_3}; \quad R_1 // R_2 // R_3=0,667\,R; \quad R_3=1,11\,R$$

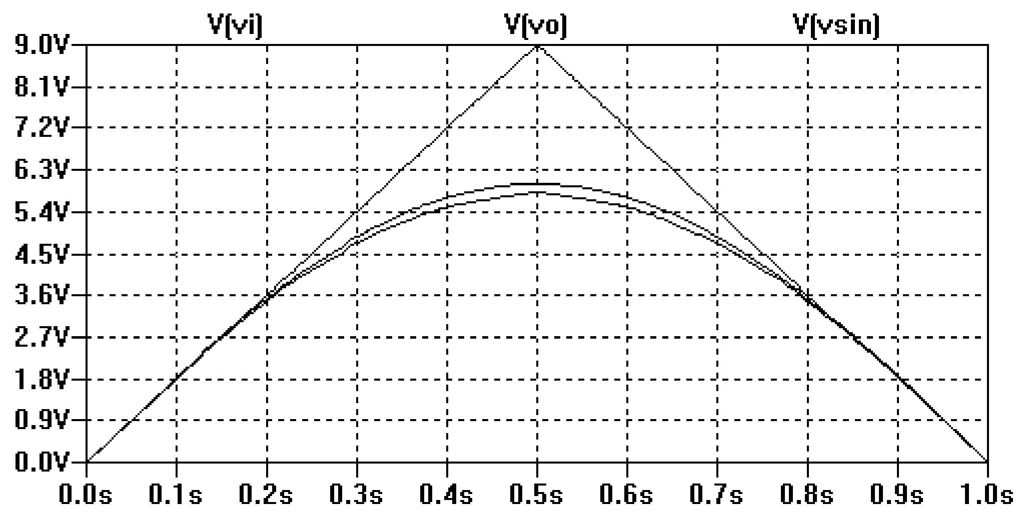
Para o quinto segmento de reta:

$$\frac{\Delta v_i}{\Delta v_O}=\frac{v_5-v_4}{v_{O5}-v_{O4}}=7,5; \; \frac{\Delta v_i}{\Delta v_O}=1+\frac{R}{R_1 // R_2 // R_3 // R_4}; \; R_1 // R_2 // R_3 // R_4=0,154\,R; \; R_4=0,2\,R$$

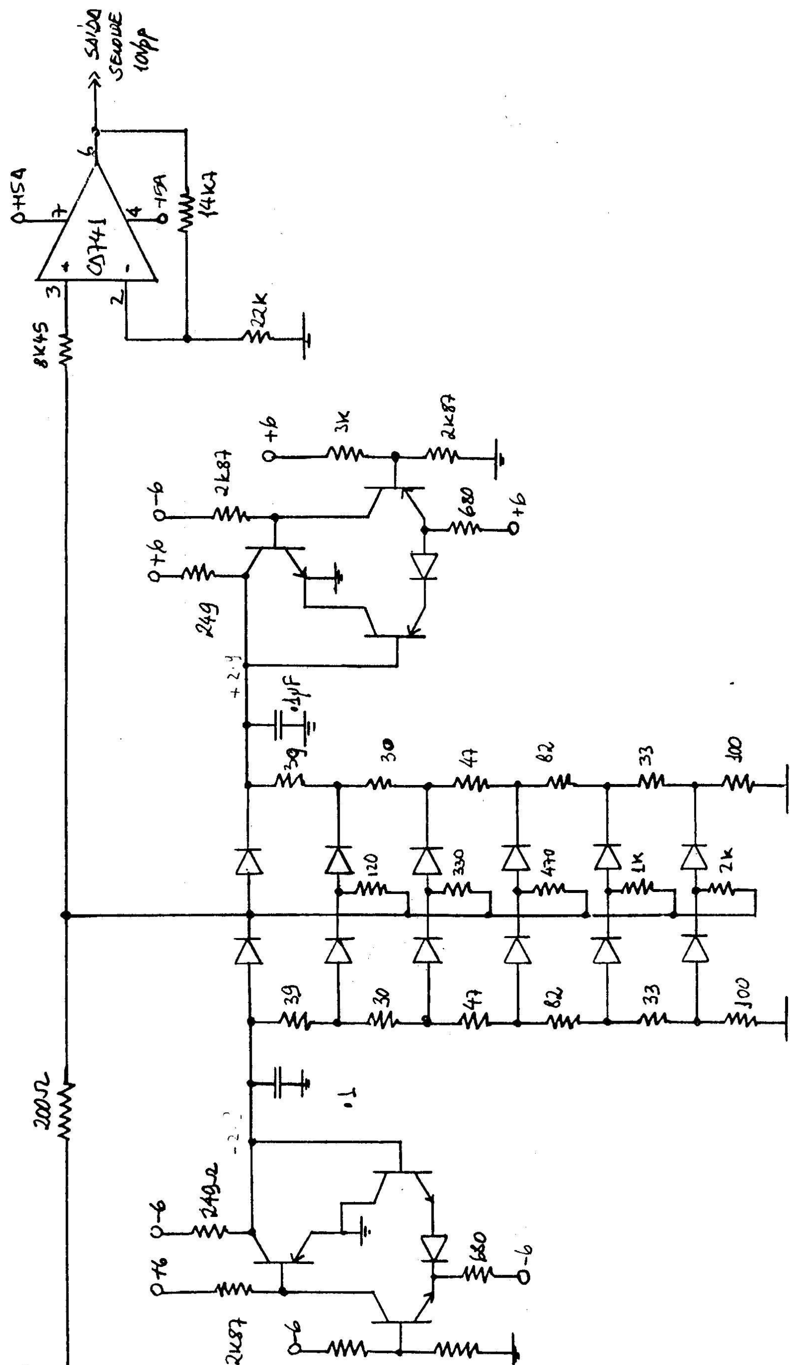
O circuito completo pode ser visto na figura abaixo.



A figura abaixo mostra a tensão de entrada do circuito, uma senoide pura (o desenho mais arredondado) e a aproximação obtida com o circuito proposto. Se as fontes de referência forem ideais ou forem isoladas com *buffers* a tensão de saída coincidirá com a senoide.



Este circuito serve apenas para conformar o semiciclo positivo da senoide. Para obter a senoide completa é necessário duplicar o circuito para o semiciclo negativo. A figura a seguir mostra um circuito prático para implementar um conformador com diodos. O circuito está já está duplicado permitindo a conformação de toda a senoide.



19.3.4.3 Série de Taylor modificada

Uma função do tipo sem(x) pode ser expandida em uma série de potências como a série de Taylor. Cada elemento da série pode ser implementado eletronicamente resultando em uma boa aproximação para a senoide. A expansão de Taylor para o seno é

$$sen(x) = x - \frac{x^3}{3!} + \frac{x^5}{5!} - \frac{x^7}{7!} + \ldots$$

que pode ser truncada para os dois primeiros termos de forma que

$$\text{sen} \quad x \simeq \quad x - \frac{x^3}{3!}$$

Está é uma aproximação com erros para o seno. Para melhorar os resultados da série de Taylor truncada, podemos corrigir os valores da curva. Se escolhermos a relação abaixo, teremos um erro 5 vezes menor do que na série de Taylor truncada.

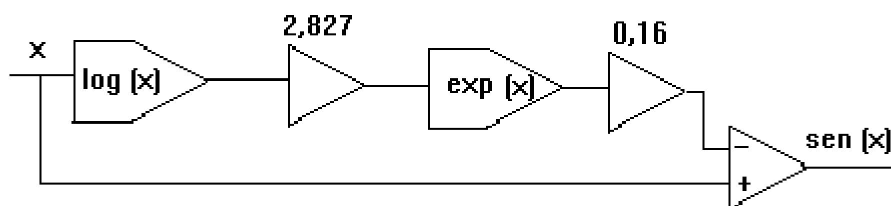
$$\text{sen}\, x \simeq x - \frac{x^{2,827}}{6,28}$$

Para esta série, o erro teórico obtido é da ordem de ±0,23% para $0 \leq x \leq \frac{\pi}{2}$

O problema, agora, passa a ser a forma de implementar esta função. Isto pode ser obtido com a seguinte relação matemática:

$$\text{sen}\, x \simeq x - \frac{x^{2,827}}{6,28} = x - 0,15924\, e^{[2,827 \cdot \log(x)]}$$

E esta relação pode ser implementada pois existem amplificadores logaritmos comerciais.

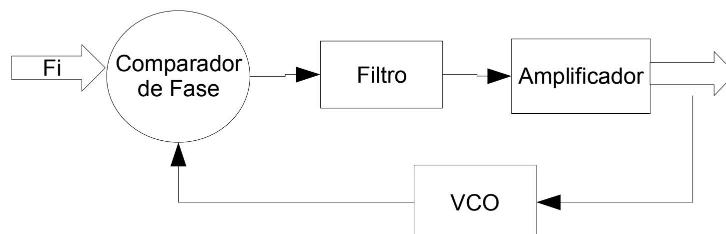


Este circuito vale apenas para a faixa de valores especificado acima. Estes valores são positivos o que impede seu uso com uma triangular. Este problema pode ser contornado com o uso de retificadores e amplificadores inversores.

19.3.5 Circuito com PLL (*phase locked loop*)

O circuito PLL é um circuito cuja concepção remota a primeira metade do século XX mas que só ganhou popularidade quando pode ser integrado no final dos anos 60. Este circuito utiliza

técnicas de controle para transformar uma frequência de entrada em uma tensão de saída. O diagrama de blocos do PLL pode ser visto na figura abaixo.



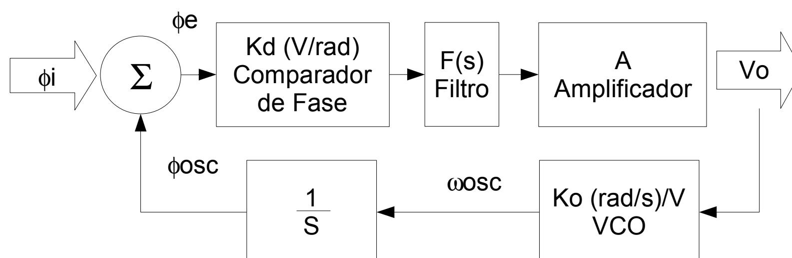
Um sinal em frequência é aplicado a um comparador de fase (um circuito capaz de multiplicar dois sinais). A saída é filtrada por um passa baixas, amplificada e utilizada como entrada de um VCO. A frequência de saída do VCO é comparada com o sinal de entrada pelo comparador de fase fechando o laço de realimentação.

A saída do comparador de fase pode ser obtida multiplicando-se dois sinais senoidais de frequências ω_1 e ω_2.

$$\text{sen}\,\omega_1 \cdot \text{sen}\,\omega_2 = \frac{1}{2}(\cos(\omega_1 - \omega_2) - \cos(\omega_1 + \omega_2)) \ .$$

Supondo que o laço de realimentação faça com que a saída do VCO apresente frequência idêntica a do sinal de entrada. Então uma das parcelas da equação acima corresponde a frequência zero e a outra ao dobro da frequência de entrada. Esta frequência elevada pode ser filtrada (removida) de forma que a saída do PLL corresponda a um nível CC.

Para analisar este circuito pelo domínio da frequência é necessário estipular funções de transferência para cada um dos blocos apresentados. A figura abaixo mostra os ganhos de cada bloco do PLL. A saída do VCO é integrada para que se obtenha uma grandeza proporcional a fase do sinal.



A saída do VCO é obtida pela equação

$\omega_{OSC} = \omega_O + K_O \cdot V_O$

A função de transferência do PLL é dada por

$$\frac{Vo}{\phi_i} = \frac{Kd \cdot F(s) \cdot A}{1 + Kd \cdot F(s) \cdot A \cdot \frac{Ko}{s}}$$

$$\frac{Vo}{\phi_i} = \frac{s \cdot Kd \cdot A \cdot F(s)}{s + Kd \cdot Ko \cdot A \cdot F(s)}$$

Como o objetivo é encontrar uma função de transferência em função da frequência do sinal de entrada podemos, novamente, utilizar a seguinte relação

$$\omega_i(t) = \frac{d\, \phi_i(t)}{dt} \; .$$

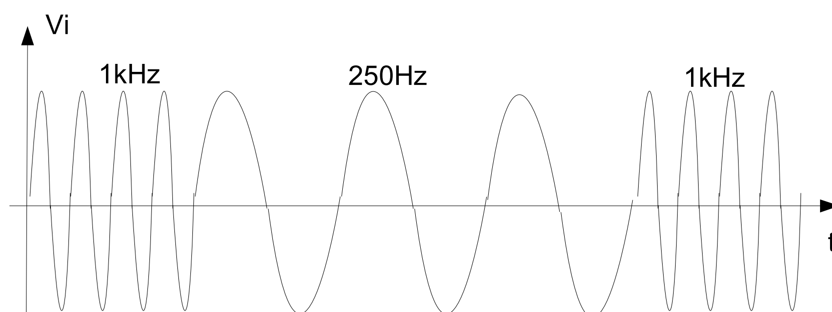
Desta forma

$$\frac{Vo}{\omega_i^*} = \frac{1}{s} \cdot \frac{Vo}{\phi_i} = \frac{1}{s} \cdot \frac{s \cdot Kd \cdot A \cdot F(s)}{s + Kd \cdot Ko \cdot A \cdot F(s)}$$

$$\frac{Vo}{\omega_i^*} = \frac{1}{Ko} \cdot \frac{Kv}{s + Kv}$$

onde $Kv = Ko \cdot Kd \cdot A$

Exemplo: Calcular Vo quando, Vi é o sinal do gráfico ao lado. Considere um PLL com: $K_O = 2 \cdot \pi \cdot (1kHz/V)$, $Kv = 500s^{-1}$ $\omega_O = 2 \cdot p \cdot 500Hz$.



$$\frac{Vo}{\omega_i^*} = \frac{1}{Ko} \cdot \frac{Kv}{s+Kv}$$

$$Vo = \frac{\omega_i - \omega_o}{Ko}$$

vo=–0,25V para 250Hz;

vo=+0,50V para 1000Hz;

$\tau = Kv^{-1}$ = 2ms (constante de tempo para estabilização do sinal).

Alguns exemplos de PLL integrados são LM565 (obsoleto), 74HC4046 (CMOS) e TLC2933. Todos bem descritos em *Applications Notes* como o AN46.

Aplicações:

1) Demodular de FM

2) Conversor frequência tensão

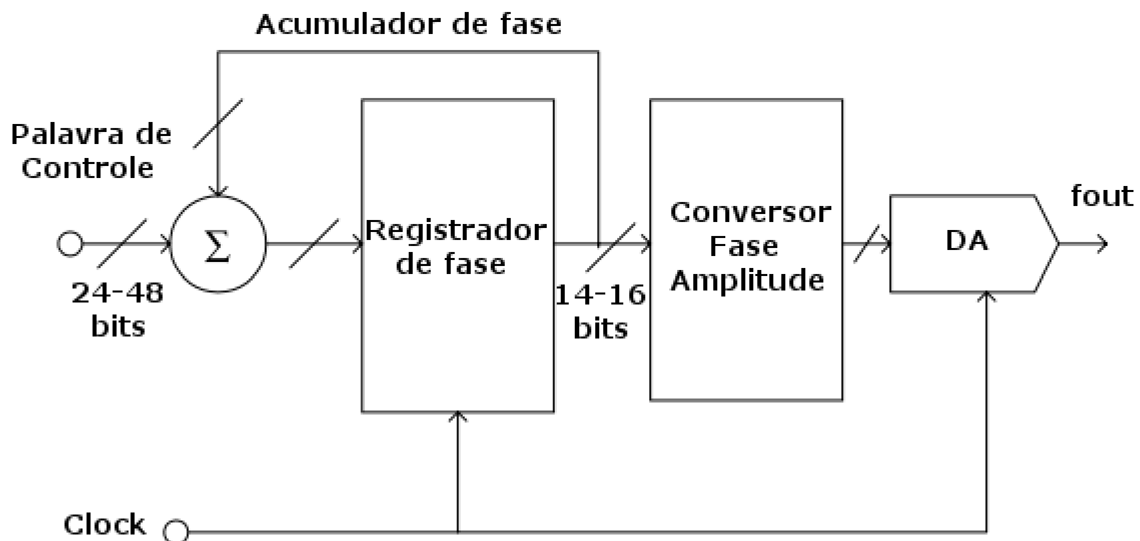
3) Sincronização de um oscilador (saída do VCO) com um sinal de entrada.

4) Multiplicação de frequência (quando na saída do VCO for adicionado um divisor de frequência por N, a saída do VCO apresenta uma frequência N vezes maior que a frequência do sinal de entrada.

A geração de senoides também pode ser feita com PLLs mas, na maioria dos casos, PLL integrados empregam ondas quadradas nos VCOs. Obter saídas senoidais é possível mas o VCO deve ser senoidal. Alternativamente é possível utilizar filtros passa baixas com frequências de corte variável e grau elevado. A MAXIM propõe o circuito abaixo, com um PLL, um divisor de frequências e um filtro passa baixas de 8ª ordem a capacitor chaveado, com frequência de corte controlada pela frequência de oscilação do VCO. Neste circuito é possível obter frequências senoidais de 20Hz até 20kHz com THD de 2,7% até 0,02% respectivamente.

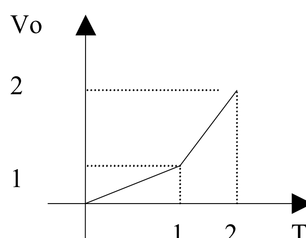
19.3.6 DDS

Hoje em dia uma das melhores maneiras de produzir um sinal senoidal de frequência variável emprega circuitos conhecidos como Direct Digital Synthesis (DDS). No DDS os valores de amplitude do sinal senoidal são gravado em memória (conversor fase amplitude na figura abaixo) que é endereçada por um contador (acumulador de fase na figura abaixo). No caso da figura abaixo o contador implementado é incrementado de acordo com a palavra de controle, assim é possível controlar a frequência do sinal senoidal ajustando tanto a palavra de controle como o *clock* do circuito. Na verdade, com esta estrutura é possível implementar qualquer forma de onda na saída do conversor DA. Em circuitos como este se obtém com certa facilidade THD menores do que 0,01%. Um filtro passa baixas pode ser utilizado para melhorar a qualidade da senoide reconstruída. O cuidado com filtro passa baixas nestes casos é que ele deve ter frequência de corte variável. Caso isto não aconteça a amplitude do sinal senoidal diminui a medida que a frequência aumenta.

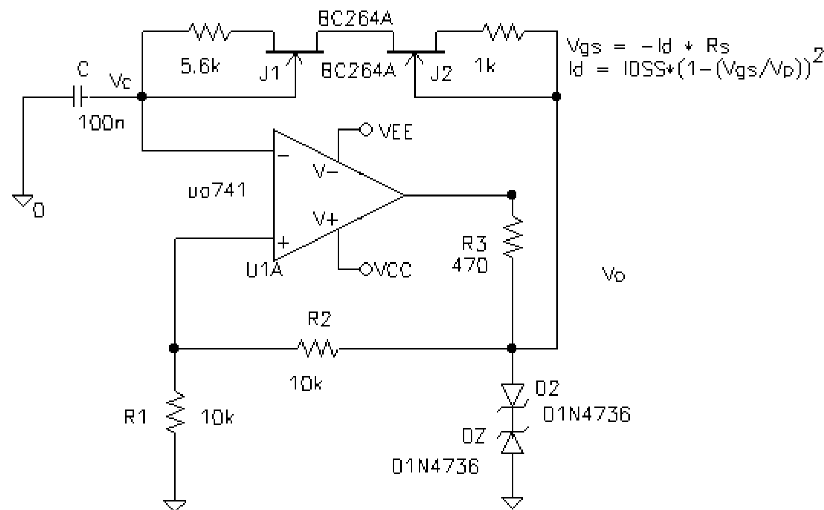


19.4 Exercícios

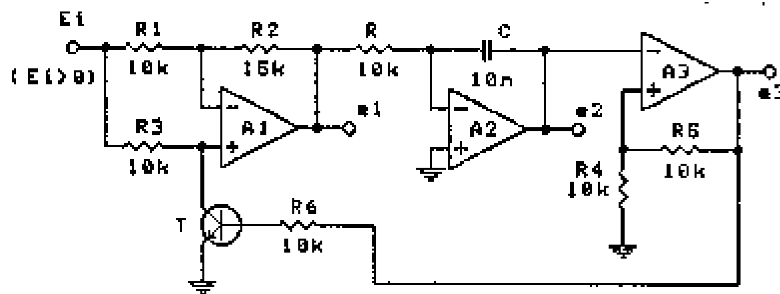
1) Um circuito condicionador de sinais deve ser montado para linearizar a saída de um medidor de temperatura. O gráfico da resposta do medidor de temperatura em função da temperatura é mostrada abaixo. Apresente proposta de circuito para o condicionador de sinais.



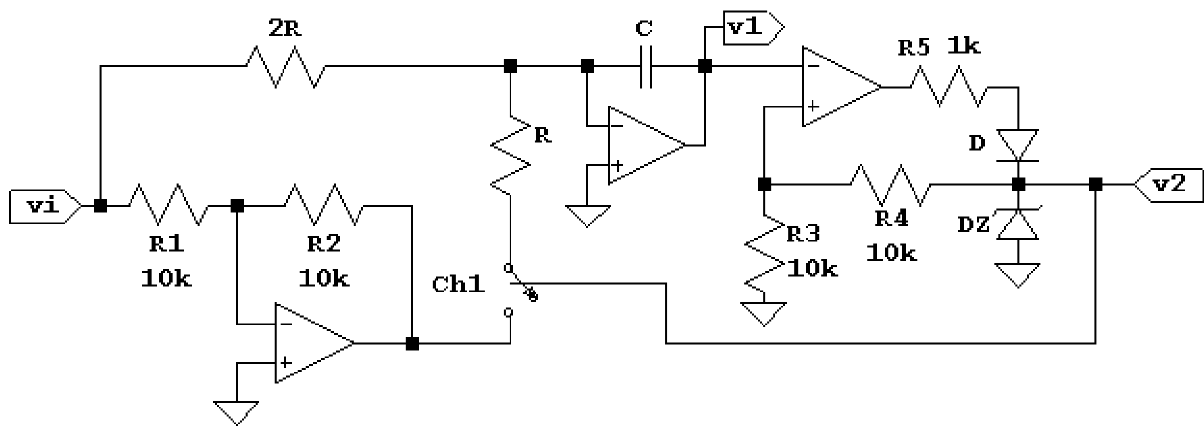
2) Qual a equação da tensão de saída em relação ao tempo



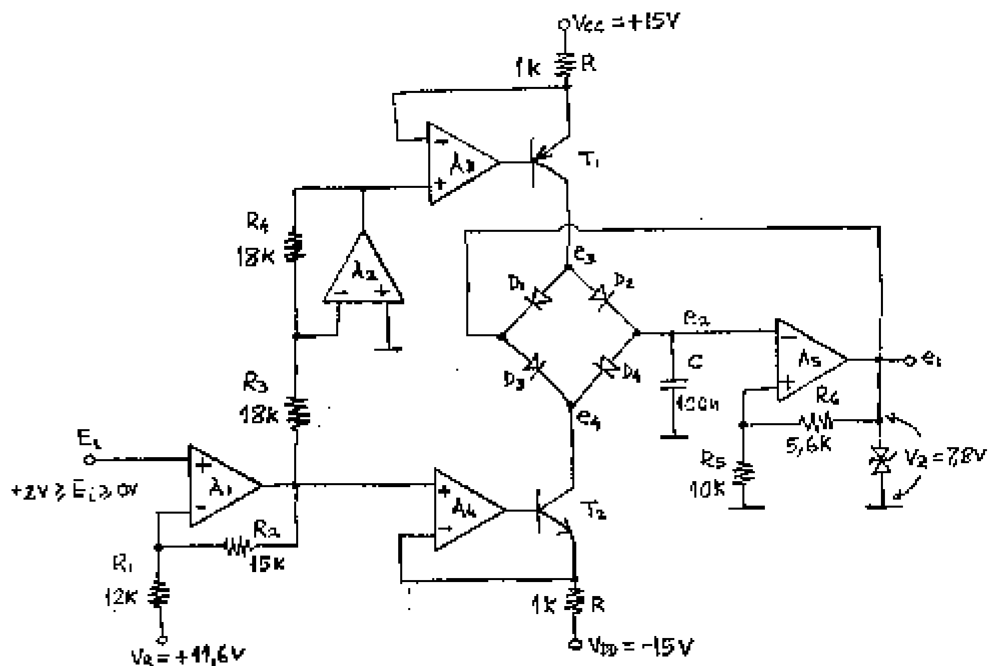
3) Considere: A.O.S ideais, $E_{0M} = \pm 15V$, $V_{CEsat} = 0V$, $h_{FE} = 200$. Analise o seguinte circuito e desenhe as formas de onda das saídas e_1, e_2 e e_3 calculando e indicando valores de tempo e tensão. Considere $E_i = +5V$. Determine a função que relaciona a frequência gerada com a tensão de entrada $(f_0 = f(E_i))$.



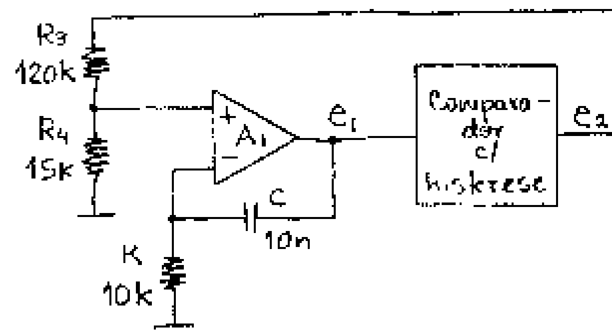
4) Analisar o circuito abaixo e desenhe as formas de onda de v_1 e v_2 em função do tempo. Calcular e indicar valores de tempo e tensão. Considerar que a tensão de entrada pode ser qualquer valor entre 0 e 10V. Determinar a função que relaciona a frequência gerada e a tensão de entrada. Considerar AO ideais, tensão máxima de saída de ±15V, V_D=0,6V, V_Z=10V, R=10kΩ, C=10nF. A chave fecha com v_2 em nível alto.

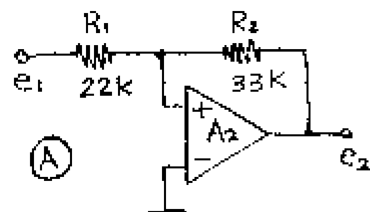


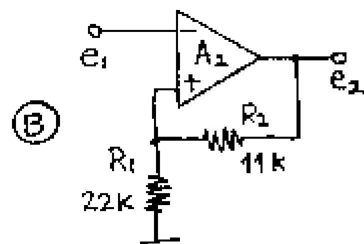
5) Analisar o circuito abaixo e desenhar as formas de onda de e_1, e_2, e_3 e e_4 no tempo. Calcular a função que relaciona a frequência gerada e a tensão de entrada. Qual a faixa de tensão de E_i dentro da qual o circuito continua funcionando corretamente? Considerar os AO ideais, a máxima tensão de saída em ±15V, V_D=0,7V, hfe≅500, V_{CESAT}=0V.



6) Para o circuito abaixo, considerando os AO ideais e com tensão de saída máxima em ±15V: Determinar qual dos dois comparadores com histerese (A ou B) deve ser substituído no circuito para que este oscile. Analisar o funcionamento do circuito, já com o comparador correto substituindo, e desenhar as formas de onda de e_1 e e_2 ao longo do tempo, calculando e indicando valores de tempo e tensão.


R3
120k
R4
15k
A1
e1
Comparador c/ histerese
e2
C
10n
R
10k


R1
R2
e1
22k
33K
A2
e2
A


e1
A2
e2
B
R2
11k
R1
22K